



## **INSTITUTO NACIONAL DE ASTROFÍSICA, ÓPTICA Y ELECTRÓNICA**

### **PRESENTACIÓN Y, EN SU CASO, APROBACIÓN DE INTEGRANTES DE LA COMISIÓN DICTAMINADORA EXTERNA**

#### **MOTIVACIÓN**

Debido a que se presenta la salida de un integrante de la CDE, se requiere llevar a cabo el proceso de nombramiento de un nuevo miembro, lo cual es de suma importancia contar con la aprobación de dicho nombramiento, para que se continúen realizando evaluaciones altamente calificadas en las áreas de investigación que el Instituto cultiva, mismas que coadyuvarán a potenciar los trabajos de los investigadores y a su vez mejorar el desempeño Institucional. Contar con la evaluación de la Comisión Dictaminadora Externa, conformada por miembros de reconocido prestigio, nos permite, mediante sus sugerencias, direccionar adecuadamente el trabajo de cada uno de los investigadores, así como adoptar acciones de mejora.

#### **FUNDAMENTACIÓN**

El Instituto Nacional de Astrofísica, Óptica y Electrónica, solicita a esta Junta de Gobierno en ejercicio de sus atribuciones indelegables previstas en los artículos 53 de la Ley de Ciencia y Tecnología; 12, fracción XXIV y artículo 25, del Decreto por el cual se reestructura el Instituto Nacional de Astrofísica, Óptica y Electrónica, publicado en el Diario Oficial de la Federación el 13 de octubre de 2006, así como en sus facultades contempladas en los numerales 1, 2 y 3 del Marco de Operación de la Comisión Dictaminadora Externa, la ratificación de un integrante y la aprobación de un integrante de la Comisión Dictaminadora de Externa del Instituto Nacional de Astrofísica, Óptica y Electrónica, como se indica a continuación:

#### **Ratificación:**

***Dr. Enrico J. Ramirez-Ruiz***

#### **Nuevo Integrante:**

**Dr. José Manuel de la Rosa Utrera, Universidad de Sevilla, (España)**

Se anexa CV del Dr. José Manuel de la Rosa Utrera, y la aprobación del Conacyt emitida con el oficio No. G0000/21/453, signado por el Dr. José Alejandro Díaz Méndez, Titular de la Unidad de Articulación Sectorial y Regional.

El Presidente Suplente sometió a consideración de los Consejeros la aprobación de la solicitud y habiéndose manifestado todos a favor, se adoptó el siguiente:





## **INSTITUTO NACIONAL DE ASTROFÍSICA, ÓPTICA Y ELECTRÓNICA**

### **ACUERDO**

La Junta de Gobierno con fundamento en los artículos 53 de la Ley de Ciencia y Tecnología; 12, fracción XXIV y 25 del Decreto por el cual se reestructura el Instituto Nacional de Astrofísica, Óptica y Electrónica; así como en las facultades contempladas en los numerales 1, 2 y 3 del Marco de Operación de la Comisión Dictaminadora Externa, aprueba por (unanimidad o mayoría) de votos la ratificación del Dr. Enrico J. Ramirez-Ruiz, así como la integración del Dr. José Manuel de la Rosa Utrera, como nuevo integrante de la Comisión Dictaminadora Externa del Instituto Nacional de Astrofísica, Óptica y Electrónica.

### **SEGUNDA SESIÓN ORDINARIA DE ÓRGANO DE GOBIERNO INAOE 2021**

Luis Enrique Erro No. 1, CP. 72840, Tonantzintla, Pue., México.

Tel: (222) 266 3100 Fax: (222) 247 2580 [difusion@inaoep.mx](mailto:difusion@inaoep.mx) [www.inaoep.mx](http://www.inaoep.mx)





GOBIERNO DE  
**MÉXICO**



CONACYT  
Consejo Nacional de Ciencia y Tecnología



INSTITUTO NACIONAL DE ASTROFÍSICA, ÓPTICA Y ELECTRÓNICA

# Dr. José Manuel de la Rosa Utrera

## Área de Electrónica

SEGUNDA SESIÓN ORDINARIA DE ÓRGANO DE GOBIERNO INAOE 2021

Luis Enrique Erro No. 1, CP. 72840, Tonantzintla, Pue., México.

Tel: (222) 266 3100 Fax: (222) 247 2580 [difusion@inaoep.mx](mailto:difusion@inaoep.mx) [www.inaoep.mx](http://www.inaoep.mx)





GOBIERNO DE  
MÉXICO



CONACYT  
Consejo Nacional de Ciencia y Tecnología



UNIDAD DE ARTICULACIÓN SECTORIAL Y REGIONAL  
Ciudad de México, 21 de octubre de 2021

G0000/21/453

**DR. EDMUNDO GUTIÉRREZ DOMÍNGUEZ**  
DIRECTOR GENERAL  
INSTITUTO NACIONAL DE ASTROFÍSICA, ÓPTICA Y ELECTRONICA

En respuesta al oficio No. DIDT/149/21, de fecha 25 de mayo del año en curso, signado por el Dr. Daniel Durini Romero, relacionado con la solicitud de renovación de la Comisión Dictaminadora Externa del Centro a su digno cargo, comunico a usted que de la propuesta que nos envió, se determinó la conformación final de este Cuerpo Colegiado de la siguiente manera:

**Incorporándose a la Comisión Dictaminadora Externa:**  
**Dr. José Manuel de la Rosa Utrera, Universidad de Sevilla, (España).**  
**En sustitución del Dr. Carlos Domínguez Horna.**

**Asimismo, se aprueba la ratificación del Dr. Enrico J. Ramírez-Ruiz, por un periodo de 2 años.**

Dicha propuesta será presentada como un punto específico en el orden del día de la próxima Sesión Ordinaria de la Junta de Gobierno para su aprobación a celebrarse el día 28 de octubre del 2021.

Aprovecho la ocasión para enviarle un cordial saludo.

ATENTAMENTE

CONSEJO NACIONAL  
DE CIENCIA Y TECNOLOGÍA



Unidad de Articulación  
Sectorial y Regional

**DR. JOSÉ ALEJANDRO DÍAZ MÉNDEZ**  
TITULAR DE LA UNIDAD

C.c.p. Dra. María Elena Álvarez-Buylla Roces, Directora General del CONACYT. – Presente.





## **Currículum vitae Impreso normalizado**

**Número de hojas que contiene:** 75

**Nombre:** José Manuel de la Rosa Utrera

**Fecha:** Julio de 2020

**Firma:**

El arriba firmante declara que son ciertos los datos que figuran en este currículum, asumiendo en caso contrario las responsabilidades que pudieran derivarse de las inexactitudes que consten en el mismo.



Apellidos: de la Rosa Utrera  
DNI: 31256967J

Fecha de nacimiento: 11-09-1970

Nombre: José Manuel  
Sexo: Masculino

DIRECCIÓN PARTICULAR: AVDA. DE LAS CIENCIAS 16-3 6-2, CP. 41020, SEVILLA  
TELÉFONO: 954444831 / 608431424

### Situación profesional actual

Organismo: Universidad de Sevilla  
Facultad, Escuela o Instituto del CSIC: Facultad de Física  
Depto./Secc./Unidad estr.: Dpto. Electrónica y Electromagnetismo  
Dirección postal: Facultad de Física, Avda. Reina Mercedes S/N, 41012 Sevilla.

Teléfono (indicar prefijo, número y extensión): +34954466666  
Fax: +34954466600  
Correo electrónico: jrosa@imse-cnm.csic.es

Nº Funcionario (NRP): 3125696702 A0500  
Especialización (Códigos UNESCO): 2203.07 / 3307.03  
Categoría profesional: Catedrático de Universidad Fecha de inicio: 31-10-2016

Situación administrativa

Plantilla  Contratado  Interino  Becario  
 Otras situaciones especificar:

Dedicación A tiempo completo   
A tiempo parcial

### Líneas de investigación

Breve descripción, por medio de palabras claves, de la especialización y líneas de investigación actuales:

Líneas principales:

- Diseño de circuitos integrados analógicos, de señal mixta (principalmente convertidores analógico-digitales) y de Radio Frecuencia (RF) en tecnologías CMOS nanométricas.
- Desarrollo de herramientas CAD y metodologías de diseño de circuitos integrados analógicos, de señal mixta y RF.

Otras líneas más recientes:

- Modelado y diseño de circuitos basados en nanodispositivos de carbono (nanotubos de carbono y grafeno).
- Diseño de circuitos y sistemas neuromórficos basados en memristores integrados con tecnologías CMOS.

### Formación Académica

Titulación Superior	Centro	Fecha
Licenciado en Ciencias Físicas (Esp. Electrónica)	Facultad de Física, Universidad de Sevilla	23 de julio de 1993

Doctorado	Centro	Fecha
Doctor en Física	Universidad de Sevilla	19 de diciembre de 2000

### Doctorado

Título de la Tesis: Modelado y Diseño de Moduladores Sigma-Delta Paso de Banda para Comunicaciones Digitales usando Circuitos de Corrientes en Conmutación

Directores: Prof. Belén Pérez Verdú y Prof. Ángel Rodríguez Vázquez

---

**Actividades anteriores de carácter científico profesional**

---

Puesto	Institución	Fechas
Becario FPU/FPI MEC	Universidad de Sevilla / CSIC	01-01-94/31-12-97
Contratado con cargo a proyectos	Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC)	01-01-98/30-09-99
Profesor Asociado Tipo II (TC)	Universidad de Sevilla	01-10-99/30-09-01
Profesor Asociado Tipo III (TC)	Universidad de Sevilla	01-10-01/05-09-02
Profesor Titular de Universidad	Universidad de Sevilla	06-09-02/30-10-16
Catedrático de Universidad	Universidad de Sevilla	31-10-16/Presente
Vicedirector	Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC)	07-02-18/Presente

---

**Idiomas (R = regular, B = bien, C = correctamente)**

---

Idioma	Habla	Lee	Escribe
Inglés	C	C	C
Francés	R	B	R

## HISTORIAL CIENTÍFICO

---

La trayectoria investigadora del solicitante ha estado siempre vinculada al Instituto de Microelectrónica de Sevilla (IMSE), perteneciente al Centro Nacional de Microelectrónica (CNM) del Consejo Superior de Investigaciones Científicas (CSIC) y al área de Electrónica del Departamento de Electrónica y Electromagnetismo de la Universidad de Sevilla. Dicha vinculación propició que desde un principio se buscara una sincronía entre las líneas investigadoras del solicitante y las seguidas en los diferentes proyectos de investigación que se recogen en el presente currículum, en los que el solicitante ha tenido una participación directa y muy activa, alcanzando en los últimos años puestos de la máxima responsabilidad como investigador principal, como responsable de un grupo de investigación y vicedirector del IMSE, además de haber obtenido una cátedra en la Universidad de Sevilla.

Se pueden distinguir cuatro etapas, que aproximadamente coinciden en el tiempo con los cuatro sexenios reconocidos por la CNEAI correspondientes a los períodos 1994-1999, 2000-2005, 2006-2011, 2012-2017.

### Primera etapa (1994-1999)

La **primera etapa** se corresponde con el período predoctoral, que da comienzo al final de sus estudios de Licenciatura en Ciencias Físicas (junio de 1993). En esta etapa comienza a trabajar en lo que será una de las líneas de investigación principales del solicitante y cuya contribución ha sido pionera, consistente en el diseño de convertidores analógico-digitales (ADC) usando técnicas de circuito compatibles con tecnologías CMOS estándar. En los primeros años se pone especial énfasis en la técnica de intensidades de corriente en conmutación o "switched-current" (SI) y su aplicación al diseño e implementación de ADC del tipo Sigma-Delta ( $\Sigma\Delta$ ), como parte de las actividades del proyecto AMFIS, primer proyecto europeo (ESPRIT-CEE Nº 8795) en el que participa el solicitante (véase apartado de proyectos de este currículum). Nada más empezar este período, comienzan a dar fruto los trabajos de investigación llevados a cabo en estos primeros años con la publicación en agosto de 1995 del primer prototipo integrado de un ADC  $\Sigma\Delta$  paso de banda que se fabrica en el mundo usando la técnica SI. La importancia de este trabajo se ve pronto reflejada en diferentes tipos de publicaciones como se recoge en este currículum, fruto de la colaboración con investigadores de relevancia en su línea de trabajo, llevándose a cabo dicha colaboración tanto en el ámbito de los proyectos europeos ESPRIT en los que el solicitante participó, como en la realización de una estancia en el "Institute Superieur d'Electronique du Nord", en Lille (Francia) a finales de 1997, con el Prof. Andreas Kaiser.

Durante la etapa predoctoral, la actividad investigadora del solicitante fue financiada por varios organismos. Hasta diciembre de 1997 mediante su beca de FPU/FPI del Ministerio de Educación y Ciencia. A partir de este momento se incorpora contractualmente al CSIC, desde enero de 1998 hasta octubre de 1999, en régimen de personal laboral. En esa fecha se reincorpora al Departamento de Electrónica y Electromagnetismo de la Universidad de Sevilla, accediendo a un contrato de Profesor Asociado a tiempo completo para impartir docencia en asignaturas adscritas al Área de Electrónica. Es en esta fase donde se consolida la principal línea de investigación desarrollada en la tesis doctoral, cuyos resultados se reflejan en un gran número de las publicaciones recogidas en este currículum, destacando entre otros un artículo en la revista IEEE Journal of Solid State Circuits (JSSC) en agosto de 2000.

### Segunda etapa (2000-2005)

La **segunda etapa** da comienzo tras la defensa de la tesis doctoral por parte del solicitante en diciembre de 2000 y abarca hasta finales de 2005. En los primeros años de este periodo, la actividad investigadora es compaginada con las obligaciones docentes en la Universidad de Sevilla, centrándose inicialmente en la continuación y perfeccionamiento de los trabajos relacionados en su tesis doctoral. Por otra parte, el solicitante desarrolla actividades en otras líneas de investigación, todas ellas encaminadas hacia el análisis, modelado y diseño de circuitos integrados analógicos y de señal mixta, principalmente la entrefase analógico-digital (A/D) y digital-analógica (D/A) de sistemas de telecomunicación. La realización de dichas entrefases en tecnologías CMOS nanométricas puramente digitales facilita la integración en un único chip de sistemas microelectrónicos completos en los que la mayor parte de las funciones son realizadas por la circuitería digital, consiguiéndose de esta forma una mayor programabilidad y adaptabilidad a diferentes estándares de comunicación y beneficiándose de la evolución tecnológica en términos de ahorro de consumo de potencia y costes de fabricación. El impulso que todo ello supone para el desarrollo de las llamadas tecnologías de la información despertó el interés de la comunidad científica internacional, tanto en el ámbito académico como industrial, por las entrefases A/D y D/A que puedan ser realizadas mediante tecnologías estándar. Una muestra de ello es el gran número de publicaciones, proyectos de investigación y congresos dedicados a dichas entrefases. En todos estos foros, la contribución del solicitante ha sido considerablemente extensa y podría resumirse en las siguientes actividades. Por una parte, se proponen nuevas arquitecturas de ADC, empleando tanto técnicas  $\Sigma\Delta$  como "pipeline", y DAC de tipo "current steering", cubriendo aplicaciones muy diversas que van desde las comunicaciones de banda ancha hasta entrefases A/D para sensores de automoción. Para esta última, se diseñó un ADC  $\Sigma\Delta$  – desarrollado en el proyecto TAMES-2 (ESPRIT- IST-2001-34283), en el que el solicitante actuó como responsable de las actividades de diseño – cuyas prestaciones siguen estando actualmente en el estado del arte y que lo hizo meritorio de ser publicado en un artículo de la revista IEEE JSSC en 2005.

Paralelamente a las actividades de diseño, la actividad investigadora del solicitante ha estado también orientada al desarrollo de metodologías y herramientas CAD que permitan sistematizar y optimizar el diseño de circuitos integrados analógicos y de señal mixta. Una buena muestra de esta actividad, que se lleva a cabo en esta segunda etapa, es una



herramienta de simulación denominada SIMSIDES, desarrollada en el entorno de MATLAB/SIMULINK y publicada en un artículo de la revista *IEEE Transactions on Circuits and Systems – I: Regular Papers* en 2005, que permite optimizar el diseño de ADCs  $\Sigma\Delta$ . El impacto que esta herramienta ha tenido en la comunidad científica internacional se demuestra por el interés que han mostrado tanto por universidades y centros de investigación europeos y estadounidenses como por compañías líderes en el sector de la electrónica y las telecomunicaciones, habiéndose distribuido a más de 200 instituciones académicas y empresas de todo el mundo mediante acuerdos NDA en los que el solicitante actuó como responsable técnico. También caben resaltar en esta segunda etapa las diversas actividades de investigación llevadas a cabo por el solicitante en el diseño de ADC empleando diversas técnicas de circuito tanto de tiempo continuo como de tiempo discreto, concretamente de condensadores en conmutación. En ésta última, cabe destacar el diseño y la implementación de un ADC con aplicación en ADSL, en el marco de un contrato industrial con la empresa ALCATEL-Microelectronics y en la que el Prof. de la Rosa tuvo una responsabilidad de primera magnitud. Toda esta amplia experiencia acumulada en estos años, dio lugar al nacimiento de una compañía como "spin-off" del IMSE, denominada ANAFOCUS, en la que el equipo del que formaba parte entonces el solicitante constituyó su núcleo fundamental.

### **Tercera etapa (2006-2011)**

La **tercera etapa**, correspondiente al sexenio 2006-2011, supone un crecimiento significativo en la actividad investigadora del solicitante, ampliando notablemente la diversidad de líneas de investigación desarrolladas, entre las que destacan el diseño de circuitos RF integrados en tecnologías CMOS nanométricas, así como nuevas técnicas de circuito híbridos en las que se combinan técnicas de tiempo continuo con tiempo discreto. Todas estas líneas de trabajo están enmarcadas en varios proyectos de investigación e industrial con financiación nacional e internacional, algunos de los cuales fueron coordinados por el solicitante como investigador principal. De éstos, cabe destacar el proyecto TEC2007-67247-C02-00/MIC, coordinado con la Universidad de Barcelona, en el que el solicitante actuó como coordinador del mismo, y cuyo objetivo principal era el diseño e implementación de circuitos analógicos, de señal mixta y RF integrados en tecnologías CMOS nanométricas con aplicación en sistemas de telecomunicación de cuarta generación (4G).

En el marco del proyecto TEC2007-67247-C02-00/MIC se realizaron dos tesis doctorales que fueron dirigidas por el solicitante. Una de ellas se centró en el diseño de amplificadores de bajo ruido (LNA) reconfigurables para sistemas de comunicación multi-estándar. Los trabajos recogidos en esta tesis fueron publicados en foros internacionales del máximo prestigio internacional, incluyendo un capítulo de libro, y varios artículos en revistas y congresos internacionales sometidos al proceso de revisión por pares. La otra tesis doctoral dirigida en esta etapa por el solicitante se centró en el diseño de ADC  $\Sigma\Delta$  para la próxima generación de sistemas de telecomunicación móvil basados en el paradigma de radio definida por software o "Software Defined Radio" (SDR). Como parte de las actividades de investigación llevadas a cabo en esta tesis doctoral, se diseñaron tres chips integrados en tecnologías CMOS nanométricas, dos de los cuales fueron publicados en congresos de la sociedad IEEE Solid-State Circuits Society, concretamente Asian Solid-State Circuits Conference en 2007 y European Solid-State Circuits Conference en 2010. Estos foros únicamente publican circuitos integrados cuyas prestaciones se encuentran en el estado del arte, lo que supone un indicador objetivo de la calidad de los resultados obtenidos en esta investigación. Los principales trabajos de investigación recogidos en esta tesis fueron también publicados en un libro publicado por la editorial Springer en octubre de 2011. Toda la experiencia acumulada en estos años se aprovechó e impulsó en el proyecto TEC2010-14825/MIC, coordinado por el solicitante, cuyos objetivos se centraban en el diseño de frontales analógicos adaptativos integrados en tecnologías CMOS nanométricas para SDR.

### **Cuarta etapa (2012-2020)**

La **cuarta etapa** en la que puede dividirse el presente currículum, que abarca desde 2012 hasta el presente, representa la consolidación y madurez investigadora del solicitante, asumiendo diversas tareas de responsabilidad y gestión de la investigación. El solicitante fue responsable hasta diciembre de 2018 del grupo de investigación TIC-026 que fundó en septiembre 2011, denominado "Ingeniería de circuitos y sistemas micro-nanométricos" del Plan Andaluz de Investigación Desarrollo e Innovación (PAIDI) de la Junta de Andalucía y vicedirector del Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC, Universidad de Sevilla). Es de destacar también en esta etapa la promoción mediante acreditación de la ANECA y posterior concurso de oposición en octubre de 2016 a una plaza de Catedrático de Universidad. A nivel internacional cabe resaltar la distinción de IEEE Fellow en 2020 y de IEEE Distinguished Lecturer concedida por la "IEEE Circuits and Systems Society" en 2017.

En esta cuarta etapa se han defendido cinco tesis doctorales que han sido codirigidas por el solicitante, cuatro de las cuales se enmarcan en la línea de investigación principal del solicitante sobre diseño de ADC  $\Sigma\Delta$ , proponiendo nuevas metodologías de diseño y topologías de este tipo de ADCs realizados con técnicas de circuito de tiempo continuo, las cuales han dado lugar a varias publicaciones en revistas internacionales de alto impacto, entre las que destacan un artículo en *IEEE Trans. on Instrumentation and Measurement*, publicado en 2012 y cuatro artículos en *IEEE Transactions on Circuits and Systems – I: Regular Papers*, publicados en 2012 y 2014. En este periodo el solicitante ha trabajado también en otras líneas de investigación completamente diferentes a las anteriores, como la llevada a cabo en una de las tesis doctorales defendidas en este último periodo sobre el diseño de circuitos para la interfase electrónica de detectores de Física de Partículas. Esta actividad de investigación multidisciplinar se realizó en colaboración con el Centro Nacional de Aceleradores (CNA), dando sus primeros frutos en publicaciones en congresos y revistas de IEEE, como por ejemplo un artículo en *IEEE Trans. on Instrumentation and Measurement*, publicado en 2015.

Otra línea de investigación iniciada en esta última etapa es la relacionada con el diseño de circuitos y sistemas nanoelectrónicos implementados con tecnologías y materiales emergentes. Entre estas nuevas líneas, los trabajos del solicitante se han encaminado principalmente hacia el modelado y diseño de circuitos basados en transistores realizados con diferentes elementos alótrpos del carbono, como los nanotubos de carbono y el grafeno. Los primeros resultados se han publicado en conferencias de IEEE y se espera que esta línea se consolide en los próximos años, gracias a la colaboración con otros grupos de investigación líderes mundiales en estas líneas, como son la Universidad de Stanford en Estados Unidos, y KTH en Suecia, con los que el grupo del solicitante ha iniciado ya algunas colaboraciones y publicado trabajos en común. También dentro del ámbito de dispositivos y tecnologías emergentes, el solicitante ha comenzado a trabajar en otra línea vinculada al diseño de circuitos y sistemas neuromórficos que combinan el uso de memristores con circuitos integrados en tecnologías CMOS-FDSOI de 28nm. Este trabajo se está llevando a cabo en el marco del proyecto NeuRAM<sup>3</sup> correspondiente al programa H2020, en el que el solicitante es investigador principal del grupo participante de la Universidad de Sevilla.

### **Resultados de la investigación y transferencia tecnológica realizada**

La intensa actividad investigadora del solicitante ha dado lugar a más de 240 publicaciones internacionales, incluyendo 6 libros, 10 capítulos de libro, 55 artículos en revistas internacionales y más de 170 artículos en congresos internacionales sometidos al proceso de revisión por pares. En todas estas publicaciones, el solicitante ha actuado como autor principal del trabajo (fundamentalmente en su etapa predoctoral) o como director de los mismos (en su etapa postdoctoral), habiendo recibido más 1500 citas en el total de sus publicaciones según Google Scholar. Gran parte de los artículos en revistas fueron publicados en las principales revistas del IET e IEEE en el área de investigación del solicitante, como *IEEE Int. J. Solid-State Circuits (JSSC)* e *IEEE Trans. on Circuits and Systems – I: Regular Papers (TCAS-I)*, que se encuentran entre las de mayor índice de impacto en sus campos de investigación. Precisamente en IEEE TCAS-I, destaca un artículo publicado en 2005 que ha recibido más de 140 citas y un artículo tutorial publicado en 2011, seleccionado de un total de 36 propuestas en el congreso IEEE ISCAS en 2010 y que ha estado (y continúa estando) entre los 25 más populares de la revista desde su publicación en 2011 hasta el presente, ocupando varias veces el puesto número 1 y habiendo recibido más de 250 citas según Google Scholar y 7 citas de patentes según IEEE Xplore.

En el apartado de publicaciones destacan también las 16 contribuciones en libros y capítulos de libros publicados por editoriales del máximo prestigio internacional, como Kluwer, Springer, John Wiley & Sons y Wiley-IEEE Press. Algunas de estas publicaciones son versiones extendidas de artículos de congresos, seleccionados tras un proceso de revisión muy restrictivo, con ratios de aceptación inferiores al 20% en algunos casos. En este apartado, cabe resaltar el libro publicado en la editorial Wiley-IEEE Press, la cual tiene una amplia difusión a través de las principales conferencias de IEEE y de la base de datos bibliográfica on-line IEEE Xplore (<http://ieeexplore.ieee.org/Xplore>). Este libro figuró entre los más vendidos en la conferencia *IEEE International Solid-State Circuits Conference (ISSCC)* en 2013, conferencia considerada la más prestigiosa en el ámbito del diseño de circuitos integrados, y a la que acuden anualmente más de 3000 delegados procedentes del mundo académico y de la industria del sector de la microelectrónica. Dado el éxito obtenido, en octubre de 2018 se publicó una segunda edición revisada.

En cuanto a la publicación en artículos de congresos internacionales, cabe resaltar que todos han sido sometidos al proceso de revisión por pares (actuando típicamente 3-5 revisores), siendo la ratio de aceptación en algunos de ellos del 25-30% -- inferior a muchas revistas con alto índice de impacto. Un gran número de estos artículos han sido aceptados y presentados personalmente por el solicitante en los congresos más prestigiosos de su área de conocimiento y a los que el solicitante acude regularmente, tales como IEEE ISCAS, ICECS, MWSCAS, DATE, VLSI-SoC, ESSCIRC, A-SSCC. Estos dos últimos son organizados por la IEEE Solid-State Circuits Society, con presencia dominante de grupos europeos vinculados a las grandes compañías del sector de la electrónica y desgraciadamente con escasa participación de grupos españoles (<3%).

Además de la publicación de artículos en congresos, el solicitante ha tenido siempre una participación muy activa en numerosos foros científicos internacionales, actuando como revisor, miembro del programa técnico y "track chair" de diversos congresos del IEEE del más alto nivel, en los que ha impartido 8 tutoriales IEEE, destacando también la impartición de 10 cursos y seminarios internacionales, y 9 conferencias y sesiones plenarias y 8 conferencias internacionales del programa IEEE Distinguished Lecturer. Todas estas actividades le han valido el reconocimiento y prestigio internacional, obteniendo 4 premios al mejor artículo en congresos internacionales, siendo elegido IEEE "Senior Member" en 2006, IEEE "Distinguished Lecturer" en 2017, y designado como "Technical Program Committee (TPC) chair" de varios congresos del IEEE en 2012 (MWSCAS e ICECS), en 2015 (LASCAS) e ISICAS en 2018 y 2019. Esta última actividad implica el liderazgo y la coordinación del trabajo de decenas de "track chairs" y cientos de revisores de todo el mundo, para la revisión de miles de artículos clasificados en una pléyade de campos diferentes de investigación dentro del ámbito de la microelectrónica, y más específicamente en los tópicos de interés de la sociedad "IEEE Circuits and Systems Society".

Además de su participación en comités de programas técnicos en congresos, cabe destacar también la intensa labor llevada a cabo en los últimos años por el solicitante como miembro del consejo editorial en revistas de IEEE, siendo en la actualidad Editor Jefe de la revista *IEEE Transactions on Circuits and Systems – II: Express Briefs*, de la que fue "Deputy Editor-in-Chief" desde 2016. El solicitante ha sido también editor asociado de la revista *IEEE Transactions on Circuits and Systems – I: Regular Papers* desde 2012 hasta 2015, siendo elegido el mejor editor del período 2012-2013. También ha actuado en esta revista como editor invitado de números especiales de distintos congresos de IEEE, como Custom Integrated Circuits

Conference (CICC) en 2014 y 2015; y de los congresos IEEE ICECS y LASCAS en la revista Springer Analog Integrated Circuits and Signal Processing. En 2015 editó un número especial sobre la próxima generación de convertidores Sigma-Delta en la revista *IEEE Journal of Emerging Topics on Circuits and Systems* (JETCAS) (Q1, índice de impacto 3.218) junto a dos de los más reconocidos expertos mundiales en estas técnicas de conversión de datos, como son Richard Schreier (Analog Devices Inc.) y Shanthy Pavan (Indian Institute of Technology), con quienes publicó también un artículo sobre nuevas tendencias en el diseño de ADCs Sigma-Delta en diciembre de 2015, habiendo recibido más de 56 citas, estando entre los 25 artículos más populares de la revista.

En cuanto a la transferencia tecnológica, la investigación del solicitante ha estado siempre orientada a aplicaciones de la industria, colaborando con diversos centros de investigación y universidades europeas (IST, CSEM, KUL, IMEC, CEA-LETI, etc.) así como con empresas europeas (ALCATEL, AMS, BOSH, ST Microelectronics, Dolphin, AMIS, THOMSON, Ericsson, etc.) del sector de la microelectrónica, a través de su participación en más de 35 proyectos y/o contratos de investigación e industriales, tanto autonómicos, nacionales como internacionales, actuando como Investigador Principal (IP) en 6 de ellos. En total, el montante de financiación obtenida asciende a entorno a 6 millones de euros, de los cuales más de 750.000 euros fueron conseguidos como IP en los últimos años.

Además de como investigador, el solicitante ha actuado como revisor de proyectos de investigación en programas nacionales (coordinados por la ANEP) e internacionales (programas Hercules y NWO de los Países Bajos). Como resultado de esta intensa participación en proyectos y contratos con la industria, ha contribuido notablemente a la transferencia de resultados al sector productivo, destacando un chip diseñado en el contrato industrial ADL6-AD-CPE, del que se vendieron 5 millones de unidades en el primer año de su comercialización por la empresa ST Microelectronics. También es de resaltar el liderazgo del solicitante en el desarrollo de metodologías y herramientas CAD de diseño de circuitos integrados, destacando el simulador SIMSIDES, desarrollado por un equipo de investigadores coordinado por el solicitante y que ha sido transferido a un gran número de compañías e instituciones académicas de Europa y EE.UU. La transferencia tecnológica se complementa con la impartición de varios cursos internacionales de formación a la industria, destacando los workshops de ESSCIRC 2000 y DATE 2001, el programa PADTs de Intel, los cursos de Mixed-Signal Cluster, del programa Europractice Training, los cuales obtuvieron la etiqueta de calidad de esta organización, así como los cursos de entrenamiento ("training") impartidos en distintas sedes de la compañía Analog Devices Inc. en 2015.

Finalmente, es importante mencionar que gran parte de los trabajos recogidos en este currículum fueron realizados conjuntamente con gran número de investigadores españoles y extranjeros, algunos de los cuales son líderes mundiales en sus líneas de investigación, con los que el solicitante ha colaborado a lo largo de toda su carrera y continúa haciéndolo en la actualidad. Este trabajo en equipo ha permitido abordar con éxito gran cantidad de proyectos de investigación e industriales, la inmensa mayoría de ellos de carácter internacional. Muchos de los trabajos aquí recogidos hubieran sido imposibles de realizar por una única persona, dado la complejidad y el carácter interdisciplinario de los mismos.

**En el presente currículum se detalla la investigación realizada, la cual puede resumirse del modo siguiente:**

**INVESTIGACIÓN: 5 sexenios** reconocidos por CNEAI (tramos 1994-1999, 2000-2005, 2006-2011, 2012-2017, 2001-2017—transferencia de conocimiento e innovación); coautor de **~250 publicaciones internacionales (>50% artículos en revistas Q1,Q2 JCR)**; índice h=22 (Google Scholar); **>30 cursos/seminarios internacionales, >10 conferencias plenarias; >35 proyectos de investigación y contratos industriales** (9 como IP); **4 premios a artículos en congresos internacionales**; elegido **"IEEE Fellow"** en noviembre de 2019 y **"IEEE Distinguished Lecturer"** en febrero de 2017; **dirección de 8 tesis doctorales**, numerosos trabajos de fin de grado, máster y DEA. Docencia continuada desde 1994 en 10 titulaciones de licenciatura/ingeniería/grado; desde 2003 en programas de doctorado y desde 2008 en programas de máster.

**GESTIÓN I+D+i: IP de 1 proyecto europeo H2020, 6 proyectos del plan nacional** (1 de ellos coordinado), **2 proyectos internacionales CSIC-CONACYT y responsable** del equipo español en **2 proyectos europeos; investigador responsable del grupo de investigación "TIC-026 Ingeniería de Circuitos y Sistemas Micro/Nanométricos"** del Plan Andaluz de Investigación (2011-2018); miembro de comités científico-técnicos en multitud de congresos de IEEE (5 de ellos como "TPC Chair"); "IEEE Membership Development Officer" (2016-2017) y **miembro de la junta directiva de la sección española de IEEE** (2014-2015); **presidente del capítulo español** de "IEEE Circuits and Systems Society" (2016-2017); **editor asociado** de la revista *IEEE Trans. on Circuits and Systems – I: Regular Papers* (2012-2015), obteniendo el premio al mejor editor en 2012-2013; **editor invitado** en 4 números especiales de revistas de IEEE; **subeditor jefe** de la revista *IEEE Trans. on Circuits and Systems – II: Express Briefs* desde enero de 2016 y **editor jefe** desde enero de 2020; secretario de la comisión académica de un programa de doctorado con mención de calidad (2010-2013) y miembro de numerosas comisiones de gestión académica de docencia/investigación, de la Junta de Gobierno de la Facultad de Física de la Universidad de Sevilla desde mayo de 2013 y **vicepresidente del Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC, Universidad de Sevilla)** desde febrero de 2018.

Además de estas actividades, el solicitante **pertenece a diversos comités científicos y de organización de congresos internacionales**, así como en **actividades de organización y gestión de I+D** que se detallan en este currículum.

**Participación en Proyectos de I+D financiados en Convocatorias públicas.**  
(nacionales y/o internacionales)

---

TÍTULO DEL PROYECTO: AMFIS: Application Oriented Integrated Multifunction Interface Systems  
ENTIDAD FINANCIADORA: ESPRIT-CEE, N° 8795  
FINANCIACIÓN: 326000 €  
DURACIÓN DESDE: 1993 HASTA: 1996  
INVESTIGADOR PRINCIPAL: Prof. Angel Rodríguez-Vázquez  
N° INVESTIGADORES: 5  
ENTIDADES PARTICIPANTES: MIETEC ALCATEL (Bélgica), AMS (Austria), ITALTEL (Italia), EID (Portugal), IST (Portugal), CSEM (Suiza), SINTEF (Noruega), University of Pavia (Italia), IMSE-CNM (España)

---

TÍTULO DEL PROYECTO: AMADEUS: Analog Modeling and Design Using a Symbolic Environment  
ENTIDAD FINANCIADORA: ESPRIT-CEE, N° 21812  
FINANCIACIÓN: 600000 €  
DURACIÓN DESDE: Marzo 1996 HASTA: Febrero 2000  
INVESTIGADOR PRINCIPAL: Prof. Francisco V. Fernández Fernández  
N° INVESTIGADORES: 6  
ENTIDADES PARTICIPANTES: BOSCH (Alemania), CNM (España), KUL (Bélgica), ANACAD/MGC (Francia), ST Microelectronics (Francia) y MEMSCAP S.A. (Francia)

---

TÍTULO DEL PROYECTO: MIXMODEST: Mixed Mode in Deep Submicron Technology  
ENTIDAD FINANCIADORA: ESPRIT Mixed-Signal Design Cluster-CEE, N° 29261  
FINANCIACIÓN: 265000 €  
DURACIÓN DESDE: Septiembre 1998 HASTA: Agosto 2001  
INVESTIGADOR PRINCIPAL: Prof. Angel Rodríguez-Vázquez  
N° INVESTIGADORES: 5  
ENTIDADES PARTICIPANTES: ALCATEL MICROELECTRONICS (Bélgica), KUL (Bélgica), IST (Portugal), University of Pavia (Italia), IMSE-CNM (España).

---

TÍTULO DEL PROYECTO: TAMES-2: Testability of Analogue Macrocells Embedded in System-on-Chip  
ENTIDAD FINANCIADORA: ESPRIT- IST-2001-34283  
FINANCIACIÓN: 311780 €  
DURACIÓN DESDE: Marzo 2002 HASTA: Septiembre 2004  
INVESTIGADOR PRINCIPAL: Prof. Belén Pérez Verdú  
N° INVESTIGADORES: 6  
ENTIDADES PARTICIPANTES: Dolphin Integration (Francia), IMSE-CNM (España), University of Lancaster (Reino Unido), AMI Semiconductor (Bélgica)

---

TÍTULO DEL PROYECTO: Evaluación de un Convertidor A/D para su Utilización en el Circuito de Front-End para Procesado de Señal en Equipos de Sonometría  
ENTIDAD FINANCIADORA: Convenio de Cooperación en Materia de Innovación Industrial y Tecnología, U. Sevilla - Consejería de Industria, Comercio y Turismo de la Junta de Andalucía  
FINANCIACIÓN: 28861 €  
DURACIÓN DESDE: Enero 1994 HASTA: Enero 1995  
INVESTIGADOR PRINCIPAL: Prof. Belén Pérez Verdú  
N° INVESTIGADORES: 5  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: Técnicas y Metodologías de Diseño para Convertidores A/D de Alta Resolución en Tecnologías Submicrométricas  
ENTIDAD FINANCIADORA: C.I.C.Y.T. Referencia TIC 97-0580  
FINANCIACIÓN: 101451 €  
DURACIÓN DESDE: Junio 1997 HASTA: Mayo 2000  
INVESTIGADOR PRINCIPAL: Prof. Belén Pérez Verdú  
Nº INVESTIGADORES: 5  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: ADAVERE: Diseño para reutilización de convertidores analógico/digitales de alta velocidad y alta resolución  
ENTIDAD FINANCIADORA: C.I.C.Y.T. Referencia TIC 2001-0929  
FINANCIACIÓN: 232171 €  
DURACIÓN DESDE: Diciembre 2001 HASTA: Noviembre 2004  
INVESTIGADOR PRINCIPAL: Prof. Francisco Fernández Fernández  
Nº INVESTIGADORES: 7  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: MIDAS: Multi-standard Integrated Devices for broadband DSL Access and in-home powerline communications  
ENTIDAD FINANCIADORA: MEDEA+ (A110)  
FINANCIACIÓN: 232727 €  
DURACIÓN DESDE: Julio 2003 HASTA: Diciembre 2005  
INVESTIGADOR PRINCIPAL: Dr. Manuel Delgado Restituto  
Nº INVESTIGADORES:  
ENTIDADES PARTICIPANTES: IMSE y DS2 (España), ST, Alcatel, KUL, IMEC, Seba Service, Target y THOMSON (Bélgica), FT, ENS, CEA-LETI, LEA, EasyPlug y TIMA (Francia), Lund Ins. Tech., Ericsson y Upzide(Suecia), U. Padova (Italia)

---

TÍTULO DEL PROYECTO: RAICONIF: Highly-Integrated Personal and Cellular Wireless Receivers based on IF Converters  
ENTIDAD FINANCIADORA: C.I.C.Y.T. Referencia TIC2003-02355  
FINANCIACIÓN: 175200 €  
DURACIÓN DESDE: Diciembre 2003 HASTA: Noviembre 2006  
INVESTIGADOR PRINCIPAL: Dr. Manuel Delgado Restituto  
Nº INVESTIGADORES: 5  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: WW.CON.COM: Entrefases Analógico-Digitales Reconfigurables para la Convergencia de Sistemas de Comunicaciones Inalámbricos y Alámbricos  
ENTIDAD FINANCIADORA: C.I.C.Y.T. Referencia TEC2004-01752  
FINANCIACIÓN: 221320 €  
DURACIÓN DESDE: Diciembre 2004 HASTA: Diciembre 2007  
INVESTIGADOR PRINCIPAL: Prof. Francisco Fernández Fernández  
Nº INVESTIGADORES: 9  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

---

TÍTULO DEL PROYECTO: SPIRIT: Secured Platform for Intelligent and Reconfigurable voice and data Terminals  
ENTIDAD FINANCIADORA: MEDEA+ (2A101)  
FINANCIACIÓN: 215000 €  
DURACIÓN DESDE: Junio 2006 HASTA: Mayo 2009  
INVESTIGADOR PRINCIPAL: Prof. Francisco Fernández Fernández  
Nº INVESTIGADORES: 5  
ENTIDADES PARTICIPANTES: IMSE-CNM (España), Innovaciones Microelectrónicas S.L. (España), Telefónica I+D (España), ATMEL (Francia), EADS (Francia), France Telecom R&D (Francia), CEA-LETI (Francia).

---

TÍTULO DEL PROYECTO: Nanometer CMOS Data Converters for Multi-Standard Wireles Transceivers  
ENTIDAD FINANCIADORA: Convenio de colaboración CSIC/CONACYT. Referencia 2005MX0006-J110.481/2006  
DURACIÓN DESDE: Enero 2007 HASTA: Diciembre 2008  
INVESTIGADOR PRINCIPAL: Prof. José Manuel de la Rosa Utrera  
Nº INVESTIGADORES: 6  
ENTIDADES PARTICIPANTES: IMSE-CNM (CSIC / Universidad de Sevilla), España / CINVESTAV-Unidad Guadalajara (Mexico).

---

TÍTULO DEL PROYECTO: Jornadas de Seguimiento de los Proyectos de Investigación TEC del Plan Nacional de Tecnología Electrónica y Comunicaciones: Edición 2007.  
ENTIDAD FINANCIADORA: Ministerio de Educación y Ciencia, Ref. TEC2007-29620-E FINANCIACIÓN: 15000 €  
DURACIÓN DESDE: Abril 2007 HASTA: Noviembre 2007  
INVESTIGADOR PRINCIPAL: Prof. Francisco V. Fernández Fernández  
Nº INVESTIGADORES: 2  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: AD4G: Diseño en banda base y plataformas de diseño para sistemas de telecomunicación adaptativos 4G integrados en tecnologías CMOS nanométricas.  
ENTIDAD FINANCIADORA: C.I.C.Y.T. Referencia TEC2007-67247-C02-01/MIC FINANCIACIÓN: 258093 €  
DURACIÓN DESDE: Octubre 2007 HASTA: Septiembre 2010  
INVESTIGADOR PRINCIPAL: Prof. José Manuel de la Rosa Utrera  
Nº INVESTIGADORES: 8  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: ARAMIS – Adaptive RF and Mixed-signal Integrated Systems for 4G Wireless Telecom  
ENTIDAD FINANCIADORA: C.I.C.Y.T. Referencia TEC2007-67247-C02-00/MIC FINANCIACIÓN: 450483 €  
DURACIÓN DESDE: Octubre 2007 HASTA: Septiembre 2010  
INVESTIGADOR PRINCIPAL: Prof. José Manuel de la Rosa Utrera  
PRINCIPAL: Prof. José Manuel de la Rosa Utrera  
Nº INVESTIGADORES: 16  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)  
Universidad de Barcelona (UB)

---

TÍTULO DEL PROYECTO: PLATFORM4G: Desarrollo de una Plataforma de Diseño de Sistemas Adaptables para Sistemas de Telecomunicación de Cuarta Generación.  
ENTIDAD FINANCIADORA: Secretaría General de Universidades, Investigación y Tecnología, Junta de Andalucía  
FINANCIACIÓN: 303000 €  
DURACIÓN DESDE: Diciembre 2007 HASTA: Diciembre 2010  
INVESTIGADOR PRINCIPAL: Prof. Francisco V. Fernández Fernández  
Nº INVESTIGADORES: 6  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: FENIX-SDR: Flexible Nanometer CMOS Analog Integrated Circuits for the Next Generation of Software-Defined-Radio Mobile Terminals (FENIX-SDR)  
ENTIDAD FINANCIADORA: C.I.C.Y.T. Referencia TEC2010-14825/MIC  
FINANCIACIÓN: 236676 €  
DURACIÓN, DESDE: 01/01/2011 hasta: 31/12/2013  
INVESTIGADOR RESPONSABLE: Prof. José Manuel de la Rosa Utrera  
Nº INVESTIGADORES: 9  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: Análisis y Diseño de Circuitos Integrados en Silicio para Aplicaciones de Comunicación Inalámbrica: Una Aproximación en el Dominio de la Variable de Laplace  
ENTIDAD FINANCIADORA: CONACYT. Nº de Referencia 169660  
FINANCIACIÓN: 60576 €  
DURACIÓN, DESDE: 01/06/2012 hasta: 31/05/2015  
INVESTIGADOR RESPONSABLE: Dr. Federico Sandoval-Ibarra  
INVESTIGADOR RESPONSABLE EN ESPAÑA: Prof. José Manuel de la Rosa Utrera  
Nº INVESTIGADORES: 9  
ENTIDADES PARTICIPANTES: CINVESTAV, Unidad Guadalajara. México, Universidad Autónoma de Nayarit. México, Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC /Universidad de Sevilla).

---

TÍTULO DEL PROYECTO: VARIABLES (TEC2011-15599-E): Red Española de Variabilidad en Tecnologías, Circuitos y Sistemas Micro/Nanoelectrónicos.  
ENTIDAD FINANCIADORA: Ministerio de Economía y Competitividad (TEC2011-15599-E)  
FINANCIACIÓN: 18000€  
DURACIÓN, DESDE: 15-09-2012 hasta: 14-09-2013  
INVESTIGADORA RESPONSABLE: Prof. Montserrat Nafria Maqueda (Universidad Autónoma de Barcelona, UAB)  
ENTIDADES PARTICIPANTES: UAB, IMSE-CNM (CSIC/Universidad de Sevilla), UPC, UPM, IMB-CNM, Univ. Salamanca, Univ. Rovira y Virgili, Univ. Santiago de Compostela, Univ. Islas Baleares, Universidad de Granada, Univ. Carlos III Madrid.

---

TÍTULO DEL PROYECTO: NANOVAR: Red Temática Variabilidad en Nanoelectrónica.  
ENTIDAD FINANCIADORA: Ministerio de Economía y Compet. (TEC2014-53909-REDT)  
FINANCIACIÓN: 20000€  
DURACIÓN, DESDE: 01/12/2014 hasta: 30/11/2016  
INVESTIGADORA RESPONSABLE: Prof. Montserrat Nafria Maqueda (Universidad Autónoma de Barcelona, UAB)  
ENTIDADES PARTICIPANTES: UAB, IMB-CNM, UPC, UIB, UPM, UGR, USC, IMSE-CNM (CSIC/Universidad de Sevilla).

---

TÍTULO DEL PROYECTO: FLEXICS: Técnicas de diseño de circuitos y sistemas micro-nanoelectrónicos flexibles y reconfigurables de bajo consumo y bajo coste aplicados a comunicaciones inalámbricas  
ENTIDAD FINANCIADORA: Junta de Andalucía (P12-TIC-1481)  
FINANCIACIÓN: 181492,50 €  
DURACIÓN DESDE: Enero 2014 HASTA: Diciembre 2017  
INVESTIGADOR PRINCIPAL: Prof. Francisco V. Fernández Fernández  
Nº INVESTIGADORES: 8  
ENTIDADES PARTICIPANTES: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: MARAGDA: Aproximación multinivel al diseño orientado a la fiabilidad de circuitos integrados analógicos y digitales  
ENTIDAD FINANCIADORA: Ministerio de Economía y Competitividad (TEC2013-45638-C3-3-R)  
FINANCIACIÓN: 221700€  
DURACIÓN DESDE: Septiembre 2014 HASTA: Septiembre 2017  
INVESTIGADOR PRINCIPAL: Prof. Francisco V. Fernández Fernández  
Nº INVESTIGADORES: 8  
ENTIDADES PARTICIPANTES: Universidad Autónoma de Barcelona, Universidad Politécnica de Cataluña, Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)



---

TÍTULO DEL PROYECTO: TOGETHER: Dispositivos, circuitos y arquitecturas fiables y de bajo consumo para IoT  
ENTIDAD FINANCIADORA: Ministerio de Economía y Competitividad (TEC2016-75151-C3-3-R)  
FINANCIACIÓN: 199100€  
DURACIÓN DESDE: Septiembre 2016 HASTA: Septiembre 2019  
INVESTIGADOR PRINCIPAL: Prof. Francisco V. Fernández Fernández, Dr. Rafael Castro López  
Nº INVESTIGADORES: 8  
ENTIDADES PARTICIPANTES: Universidad Autónoma de Barcelona, Universidad Politécnica de Cataluña, Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: NeuRAM<sup>3</sup>: Neural Computing Architectures in Advanced Monolithic 3D-VLSI nano-technologies  
ENTIDAD FINANCIADORA: EU Horizon 2020 Programme (REF. 687299)  
FINANCIACIÓN: 483222€  
DURACIÓN DESDE: Enero 2016 HASTA: Diciembre 2018  
INVESTIGADOR PRINCIPAL: Dr. Teresa Serrano-Gotarredona (CSIC), Prof. José M. de la Rosa (Universidad de Sevilla)  
Nº INVESTIGADORES: 6  
ENTIDADES PARTICIPANTES: CEA (Francia), imec (Bélgica), IBM (Suiza), CNR (Italia), Jacobs University Bremen (Alemania), ST-Microelectronics S.A. (Francia), Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla)

---

TÍTULO DEL PROYECTO: Renovación Infraestructura de Servidores para Diseño y Cómputo Micro y Nanoelectrónico  
ENTIDAD FINANCIADORA: Ministerio de Ciencia, Innovación y Universidades. REFERENCIA: EQC2018-004667-P  
FINANCIACIÓN: 109.876,03 €  
FECHA LÍMITE DE GASTO DE LA AYUDA: 31/12/2019  
INVESTIGADOR RESPONSABLE: Prof. José Manuel de la Rosa Utrera

---

TÍTULO DEL PROYECTO: Neuro-Radio: Radio cognitiva embebida con aprendizaje neuronal (REF. US-1260118)  
ENTIDAD FINANCIADORA: Programa Operativo FEDER Andalucía 2014-2020  
FINANCIACIÓN: 30,000 €  
DURACIÓN DESDE: 01/01/2020 HASTA: 31/12/2022  
INVESTIGADOR RESPONSABLE: Prof. Luis Camuñas Mesa (IP), Prof. José Manuel de la Rosa Utrera (co-IP)

---

TÍTULO DEL PROYECTO: CORDION: Cognitive Radio Digitizers for IoT (REF. PID2019-103876RB-I00)  
ENTIDAD FINANCIADORA: Ministerio de Ciencia e Innovación  
FINANCIACIÓN: 55.902 €  
DURACIÓN DESDE: 01/06/2020 HASTA: 31/05/2023  
INVESTIGADOR RESPONSABLE: Prof. José Manuel de la Rosa Utrera

---

#### **Ayudas Suplementarias a Proyectos y Grupos de Investigación**

TÍTULO DEL PROYECTO: Ayuda a la Consolidación del Grupo de Investigación TIC-179: Convocatoria 2005  
ENTIDAD FINANCIADORA: Junta de Andalucía (Consejería de Innovación, Ciencia y Empresa)  
DURACIÓN DESDE: 01/01/2006 HASTA: 31/12/2009  
INVESTIGADOR RESPONSABLE: Prof. Francisco Vidal Fernández Fernández

---

TÍTULO DEL PROYECTO: Ayuda a la Consolidación del Grupo de Investigación TIC-179: Convocatoria 2007  
ENTIDAD FINANCIADORA: Junta de Andalucía (Consejería de Innovación, Ciencia y Empresa)  
FINANCIACIÓN: 18952€  
DURACIÓN DESDE: 01/01/2007 HASTA: 31/12/2010  
INVESTIGADOR RESPONSABLE: Dr. Oscar Guerra Vinuesa

---

TÍTULO DEL PROYECTO: Ayuda a la Consolidación del Grupo de Investigación TIC-179: Convocatoria 2008  
ENTIDAD FINANCIADORA: Junta de Andalucía (Consejería de Innovación, Ciencia y Empresa)  
José Manuel de la Rosa Utrera, Currículum Vitae

FINANCIACIÓN: 15380€  
DURACIÓN DESDE: 01/01/2008 HASTA: 31/12/2009  
INVESTIGADOR RESPONSABLE: Dr. Oscar Guerra Vinuesa

---

TÍTULO DEL PROYECTO: Ayuda Suplementaria a Grupos de Investigación. Proyecto "Circuitos Analógicos Flexibles para la Próxima Generación de Terminales Móviles Basados en Radio Definida por Software Integrados en Tecnologías CMOS Nanométricas."

ENTIDAD FINANCIADORA: Contrato-Programa que se establece entre la Consejería de Innovación, Ciencia y Empresa (CICE) de la Junta de Andalucía y la Universidad de Sevilla para la Financiación Anual de esta Última.

FINANCIACIÓN: 5459 €

DURACIÓN DESDE: 01/03/2011 HASTA: 31/12/2013

INVESTIGADOR RESPONSABLE: Prof. José Manuel de la Rosa Utrera

---

TÍTULO DEL PROYECTO: Ayuda a la Consolidación del Grupo de Investigación TIC-026 "Ingeniería de Circuitos y Sistemas Micro/Nano-Métricos": Convocatoria 2017

ENTIDAD FINANCIADORA: Junta de Andalucía (Dirección General de Investigación y Transferencia del Conocimiento)

FINANCIACIÓN: 7.823,89 €

DURACIÓN DESDE: 01/01/2018 HASTA: 31/12/2019

INVESTIGADOR RESPONSABLE: Prof. José Manuel de la Rosa Utrera

---

### **Contratos Art. 68/83**

TÍTULO DEL CONTRATO: Microelectrónica: tecnología, diseño y test. Contrato Art. 68/83 LOU OG-085/04

ENTIDAD FINANCIADORA: Consejo Superior de Investigaciones Científicas

FINANCIACIÓN: 27000€

DURACIÓN DESDE: 22/07/2003 HASTA: 31/12/2003

INVESTIGADOR RESPONSABLE: Prof. José Luis Huertas Díaz

---

TÍTULO DEL CONTRATO: Microelectrónica: tecnología, diseño y test. Contrato Art. 68/83 LOU OG-038/03

ENTIDAD FINANCIADORA: Consejo Superior de Investigaciones Científicas

INVESTIGACIÓN: 16725 €

DURACIÓN DESDE: 27/09/2002 HASTA: 31/12/2002

INVESTIGADOR RESPONSABLE: Prof. Belén Pérez Verdú

---

TÍTULO DEL CONTRATO: Microelectrónica: tecnología, diseño y test (DICTAM-IST1999- 12342) Contrato Art. 68/83 LOU OG-017/02

ENTIDAD FINANCIADORA: Consejo Superior de Investigaciones Científicas

FINANCIACIÓN: 17369 €

DURACIÓN DESDE: 03/07/2001 HASTA: 31/12/2001

INVESTIGADOR RESPONSABLE: Prof. Ángel Rodríguez Vázquez

---

TÍTULO DEL CONTRATO: Microelectrónica: tecnología, diseño y test (MIXMODEST- 29261). Contrato Art. 68/83 LOU OG-019/02

ENTIDAD FINANCIADORA: Consejo Superior de Investigaciones Científicas

FINANCIACIÓN: 18330 €

DURACIÓN DESDE: 03/07/2001 HASTA: 31/12/2001

INVESTIGADOR RESPONSABLE: Prof. Ángel Rodríguez Vázquez

---

TÍTULO DEL CONTRATO: Microelectrónica: tecnología, diseño y test. Contrato Art. 68/83 LOU OG-125/05

ENTIDAD FINANCIADORA: Consejo Superior de Investigaciones Científicas

DURACIÓN DESDE: 04/01/2005 HASTA: 31/03/2005

INVESTIGADOR RESPONSABLE: Prof. José Luis Huertas Díaz

---

## PUBLICACIONES

---

( CLAVE: L = libro completo, CL = capítulo de libro, A = artículo, R = "review", E = editor,  
S = Documento Científico-Técnico restringido. )

### LIBROS

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez  
TITULO: Systematic Design of CMOS Switched-Current Bandpass Sigma-Delta Modulators for Digital Communication Chips  
REF. REVISTA/LIBRO: Kluwer Academic Publishers, 2002. ISBN: 0-7923-7678-1.  
CLAVE: L

---

AUTORES (p.o. de firma): J. F. López, F.V. Fernández, J.M. López-Villegas and **J.M. de la Rosa** (Editors)  
TITULO: VLSI Circuits and Systems II  
REF. REVISTA/LIBRO: SPIE, 2005. ISBN: 0-8194-5832-5.  
CLAVE: L

---

AUTORES (p.o. de firma): R. del Río, F. Medeiro, B. Pérez-Verdú, **J.M. de la Rosa** and A. Rodríguez-Vázquez  
TITULO: CMOS Cascade Sigma-Delta Modulators for Sensors and Telecom: Errors Analysis and Practical Design  
REF. REVISTA/LIBRO: Springer, 2006. ISBN: 1-4020-4775-4.  
CLAVE: L

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**  
TITULO: Nanometer CMOS Sigma-Delta Modulators for Software-Defined-Radio  
REF. REVISTA/LIBRO: Springer, 2012. ISBN 978-1-4614-0036-3.  
CLAVE: L

---

AUTORES (p.o. de firma): **J.M. de la Rosa** and R. del Río  
TITULO: CMOS Sigma-Delta Converters: Practical Design Guide  
REF. REVISTA/LIBRO: Wiley – IEEE Press, 2013. ISBN 978-1-119-97925-8  
CLAVE: L

---

AUTORES (p.o. de firma): **J.M. de la Rosa**  
TITULO: Sigma-Delta Converters: Theory, Practical Design Guide and Application Examples  
(Second edition of the book "CMOS Sigma-Delta Converters: Practical Design Guide")  
REF. REVISTA/LIBRO: Wiley – IEEE Press, 2018. ISBN 978-1-119-27578-7  
CLAVE: L

---

### CAPÍTULOS DE LIBRO

---

AUTORES (p.o. de firma): F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez  
TITULO: Tools for Automated Design of  $\Sigma\Delta$  Modulators  
REF. REVISTA/LIBRO: Chapter 12 in J. Huijsing, R. van de Plassche and W. Sansen (Editors): "Advances in Analog Circuit Design: MOST RF Circuits, Sigma-Delta Converters and Translinear Circuits" Kluwer Academic Publishers, 1996. ISBN: 0-7923-9776-2.

CLAVE: **CL**

---

AUTORES (p.o. de firma): A. Rodríguez-Vázquez, M. Delgado-Restituto, **J.M. de la Rosa** and R. Domínguez-Castro  
TITULO: Comparator Circuits  
REF. REVISTA/LIBRO: Chapter in J. Webster (Editor): "Wiley Encyclopedia of Electrical and Electronics Engineering". John Wiley&Sons, 1999. ISBN: 0-471-13946-7.

CLAVE: **CL**

---

AUTORES (p.o. de firma): A. Rodríguez-Vázquez, M. Delgado-Restituto, R. Domínguez-Castro, F. Medeiro and **J.M. de la Rosa**,  
TITULO: Trade-offs in the Design of CMOS Comparators  
REF. REVISTA/LIBRO: Chapter 15 in C. Toumazou, G.S. Moschytz, B. Gilbert (Editors): "Trade-Offs in Analog Circuit Design: The Designer's Companion" Kluwer Academic Publishers, 2002. ISBN: 1-4020-7037-3.  
CLAVE: **CL**

---

AUTORES (p.o. de firma): R. del Río, F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez  
TITULO: Correction-Free Multi-Bit Sigma-Delta Modulators for ADSL  
REF. REVISTA/LIBRO: Chapter in M. Steyaert, A. Roermond, J. Huijsing (Editors):  
"Analog Circuit Design: Structured Mixed-Mode Design, Multi-Bit  $\Sigma\Delta$  Converters, Short Range RF Circuits". Kluwer Academic Publishers, 2002. ISBN: 1-4020-7216-3.  
CLAVE: **CL**

---

AUTORES (p.o. de firma): A. Rodríguez-Vázquez, R. del Río, **J.M. de la Rosa**, F. Medeiro and B. Pérez-Verdú  
TITULO: Sigma-Delta CMOS ADCs: An Overview of the State-of-the-Art  
REF. REVISTA/LIBRO: Chapter 2 in A. Rodríguez-Vázquez, F. Medeiro and E. Janssens (Editors): "CMOS Telecom Data Converters". Kluwer Academic Publishers, 2003. ISBN: 1-4020-7546-4.  
CLAVE: **CL**

---

AUTORES (p.o. de firma): R. Domínguez-Castro, A. Rodríguez-Vázquez, **J. M. de la Rosa**, M. Delgado-Restituto, and F. Medeiro  
TITULO: CMOS Comparators  
REF. REVISTA/LIBRO: Chapter 4 in A. Rodríguez-Vázquez, F. Medeiro and E. Janssens (Editors): "CMOS Telecom Data Converters". Kluwer Academic Publishers, 2003. ISBN: 1-4020-7546-4.  
CLAVE: **CL**

---

AUTORES (p.o. de firma): F. Medeiro, R. del Río, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez  
TITULO: High-Order Cascade Multi-bit  $\Sigma\Delta$  Modulators  
REF. REVISTA/LIBRO: Chapter 9 in A. Rodríguez-Vázquez, F. Medeiro and E. Janssens (Editors): "CMOS Telecom Data Converters". Kluwer Academic Publishers, 2003. ISBN: 1-4020-7546-4.  
CLAVE: **CL**

---

AUTORES (p.o. de firma): **J. M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez  
TITULO: Bandpass Sigma-Delta Analog-to-Digital Converters  
REF. REVISTA/LIBRO: Chapter 11 in A. Rodríguez-Vázquez, F. Medeiro and E. Janssens (Editors): "CMOS Telecom Data Converters". Kluwer Academic Publishers, 2003. ISBN: 1-4020-7546-4.  
CLAVE: **CL**

---

AUTORES (p.o. de firma): J.G. García-Sánchez and J. M. de la Rosa  
TITULO: Efficient Multi-rate Hybrid Continuous-Time/Discrete-Time Cascade 2-2 Sigma-Delta Modulators for Wideband Telecom  
REF. REVISTA/LIBRO: Chapter in S. Mir, C.Y. Tsui, R. Reis and O.C.S Choy (Editors): "VLSI-SoC: Technologies for System Integration". Springer, 2012. ISBN: 978-3-642-32769-8  
CLAVE: **CL**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and J. M. de la Rosa  
TITULO: Flexible Nanometer CMOS Low-Noise Amplifiers for the Next Generation Software-Defined-Radio Mobile Systems  
REF. REVISTA/LIBRO: Chapter in E. Tlelo-Cuautle (Editor): "Integrated Circuits for Analog Signal Processing". Springer, 2013. ISBN: 978-1-4614-1382-7  
CLAVE: **CL**

---

## ARTÍCULOS EN REVISTAS INTERNACIONALES

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro and A. Rodríguez-Vázquez

TITULO: CMOS Fully-Differential BandPass  $\Sigma\Delta$  Modulator Using Switched-Current Circuits

REF. REVISTA/LIBRO: Electronics Letters, vol. 32, pp.156-157, February 1996.

CLAVE: **A** DOI: 10.1049/el:19960164

---

AUTORES (p.o. de firma): F. Medeiro, B. Pérez-Verdú, **J. M. de la Rosa** and A. Rodríguez-Vázquez

TITULO: Using CAD tools for shortening the design cycle of high-performance sigma-delta modulators: a 16.4 KHz, 1.71mW  $\Sigma\Delta$ M in CMOS 0.7 $\mu$ m technology

REF. REVISTA/LIBRO: International Journal of Circuit Theory and Applications, vol. 25, pp 319-334, 1997.

CLAVE: **A** DOI: 10.1002/(SICI)1097-007X(199709/10)25:5

---

AUTORES (p.o. de firma): F. Medeiro, B. Pérez-Verdú, **J.M. de la Rosa** and A. Rodríguez Vázquez

TITULO: A Multi-bit Cascade  $\Sigma\Delta$  Modulator for High-Speed A/D Conversion with Reduced Sensitivity to DAC Errors

REF. REVISTA/LIBRO: Electronic Letters, vol. 34, No. 5, pp. 422-424, March 1998.

CLAVE: **A** DOI: 10.1049/el:19980270

---

AUTORES (p.o. de firma): F. Medeiro, B. Pérez-Verdú, **J.M. de la Rosa**, A. Rodríguez-Vázquez

TITULO: Fourth-Order Cascade SC Sigma-Delta Modulators: A Comparative Study

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and Systems - I: Fundamental Theory and Applications, vol. 45, No. 10, pp. 1041-1051, October 1998.

CLAVE: **A** DOI: 10.1109/81.728858

---

AUTORES (p.o. de firma): **J. M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. Domínguez-Castro and A. Rodríguez-Vázquez

TITULO: A CMOS 0.8 $\mu$ m Fully Differential Current Mode Buffer for HF SI Circuits

REF. REVISTA/LIBRO: Microelectronics Journal, vol. 29, pp. 817-820, November 1998.

CLAVE: **A** DOI: 10.1016/S0026-2692(97)00098-0

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, R. del Rio and A. Rodríguez-Vázquez

TITULO: A CMOS 0.8 $\mu$ m Transistor-Only 1.63MHz Switched-Current Bandpass  $\Sigma\Delta$  Modulator for AM Signal A/D Conversion

REF. REVISTA/LIBRO: IEEE Journal of Solid-State Circuits, vol. 35, pp. 1220-1226, August 2000.

CLAVE: **A** DOI: 10.1109/4.859514

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Rio and A. Rodríguez-Vázquez

TITULO: Switched-Current Bandpass Sigma-Delta Modulators for AM Digital Radio Receivers

REF. REVISTA/LIBRO: Microelectronics Journal, vol. 32, pp. 1017-1033, November 2001.

CLAVE: **A** DOI: 10.1016/S0026-2692(01)00082-9

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Rio and A. Rodríguez-Vázquez

TITULO: Practical Study of Idle Tones in 2nd-order Bandpass Sigma-Delta Modulators

REF. REVISTA/LIBRO: Microelectronics Journal, vol. 33, pp. 1004-1008, November 2002.

CLAVE: **A** DOI: 10.1016/S0026-2692(02)00049-6

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Rio and A. Rodríguez-Vázquez

TITULO: Analysis of Error Mechanisms in Switched-Current Sigma-Delta Modulators

REF. REVISTA/LIBRO: Analog Integrated Circuits and Signal Processing, vol. 38, pp. 175-201, 2004.

CLAVE: **A** DOI: 10.1023/B: ALOG.0000011167.24521.82

---

AUTORES (p.o. de firma): R. del Río, **J.M. de la Rosa**, B. Pérez-Verdú, M. Delgado-Restituto, R. Domínguez-Castro, F. Medeiro, and A. Rodríguez-Vázquez

TITULO: Highly linear 2.5-V CMOS  $\Sigma\Delta$  Modulator for ADSL+

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and Systems – I: Regular Papers, vol. 51, No.1, pp. 47-62, January 2004.

CLAVE: **A** DOI: 10.1109/TCSI.2003.821308

---

AUTORES (p.o. de firma): F. Medeiro, R. del Río, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: Architectures and Design Considerations for Wireline  $\Sigma\Delta$  Modulators Beyond ADSL

REF. REVISTA/LIBRO: Measurement, vol. 37, No. 4, pp. 328-343, June 2005.

CLAVE: **A** DOI: 10.1016/j.measurement.2005.03.005

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa**, F.V. Fernández, F. Medeiro, B. Pérez-Verdú, R. del Río and A. Rodríguez-Vázquez

TITULO: High-Level Synthesis of Switched-Capacitor, Switched-Current and Continuous-Time  $\Sigma\Delta$  Modulators Using SIMULINK-based Time-Domain Behavioral Models

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and Systems - I: Regular Papers, vol. 52, No.9, pp. 1795-1810, September 2005.

CLAVE: **A** DOI: 10.1109/TCSI.2005.852479

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, S. Escalera, B. Pérez-Verdú, F. Medeiro, O. Guerra, R. del Río and A. Rodríguez-Vázquez

TITULO: A CMOS 110-dB@40-kS/s Programmable-Gain, Chopper-Stabilized Third-Order 2-1 Cascade Sigma-Delta Modulator for Low-Power, High-Linearity Automotive Sensor ASICs

REF. REVISTA/LIBRO: IEEE Journal of Solid-State Circuits, vol. 40, pp. 2246-2264, Nov. 2005.

CLAVE: **A** DOI: 10.1109/JSSC.2005.857356

---

AUTORES (p.o. de firma): A. Morgado, **J.M. de la Rosa**, R. del Río, F. Medeiro, B. Pérez-Verdú, F.V. Fernández, and A. Rodríguez-Vázquez

TITULO: An Approach to the Design of Multistandard Sigma-Delta Modulators

REF. REVISTA/LIBRO: WSEAS Transactions on Circuits and Systems, vol. 4, pp. 1811-1818, Dec. 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, **J.M. de la Rosa**, F.V. Fernández, and A. Rodríguez-Vázquez

TITULO: A New High-Level Synthesis Methodology of Cascaded Continuous-Time  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and System II: Express Briefs, vol. 53, pp. 739-743, August 2006.

CLAVE: **A** DOI: 10.1109/TCSII.2006.875310

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: A New Cascade  $\Sigma\Delta$  Modulator for Low-Voltage Wideband Applications

REF. REVISTA/LIBRO: IET Electronics Letters, vol. 43, pp. 910-911, August 2007.

CLAVE: **A** DOI: 10.1049/el:20071454

---

AUTORES (p.o. de firma): R. Tortosa, **J.M. de la Rosa**, F.V. Fernández and A. Rodríguez-Vázquez

TITULO: Clock Jitter Error in Multi-bit Continuous-Time Sigma-Delta Modulators with Non-Return-to-Zero Feedback Waveform

REF. REVISTA/LIBRO: Microelectronics Journal, vol. 39, pp. 137-151, January 2008.

CLAVE: **A** DOI: 10.1016/j.mejo.2007.10.005

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: Resonance-based Cascade  $\Sigma\Delta$  Modulator for Broadband Low-Voltage A/D Conversion

REF. REVISTA/LIBRO: IET Electronics Letters, vol. 44, pp. 97-99, January 2008.

CLAVE: **A** DOI: 10.1049/el:20083249

---

AUTORES (p.o. de firma): A. Morgado, V.J Rivas, R. del Río, R. Castro-López, F.V. Fernández and **J.M. de la Rosa**

TITULO: Behavioral Modeling, Simulation and Synthesis of Multi-Standard RF Transceivers in MATLAB/SIMULINK

REF. REVISTA/LIBRO: Integration VLSI J., vol. 41, pp. 269-280, February 2008.

CLAVE: **A** DOI: 10.1016/j.vlsi.2007.07.001

---

AUTORES (p.o. de firma): R. Tortosa, R. Cástro-Lopez, **J.M. de la Rosa**, V.J. Rivas, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: Systematic Design of High-Resolution High-Frequency Cascade Continuous-Time Sigma-Delta Modulators

REF. REVISTA/LIBRO: ETRI Journal, vol. 30, pp. 535-545, August 2008.

CLAVE: **A** DOI: 10.4218/etrij.08.0107.0225

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Design of a 1-V 90-nm CMOS Adaptive LNA for Multi-Standard Wireless Receivers

REF. REVISTA/LIBRO: Revista Mexicana de Física – Instrumentación, vol. 54, pp. 322-328, August 2008.

CLAVE: **A** DOI: <http://www.journals.unam.mx/index.php/rmf/article/view/14333>

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, R. Cástro-López, A. Morgado, E.C. Becerra-Alvarez, R. del Río, F.V. Fernández and B. Pérez-Verdu

TITULO: Adaptive CMOS Analog Circuits for 4G Mobile Terminals: Review and State-of-the-Art Survey

REF. REVISTA/LIBRO: Microelectronics Journal, vol. 40, pp. 156-176, January 2009.

CLAVE: **A** DOI: 10.1016/j.mejo.2008.07.001

---

AUTORES (p.o. de firma): A. Morgado, **J.M. de la Rosa** and R. del Río

TITULO: Hybrid Continuous-Time/Discrete-Time Cascade  $\Sigma\Delta$  Modulator with Adaptive Inter-Stage Resonance

REF. REVISTA/LIBRO: IET Electronics Letters., vol. 45, pp. 251-252, February 2009.

CLAVE: **A** DOI: 10.1109/ISCAS.2009.5118246

---

AUTORES (p.o. de firma): R. Castro-López, V.J. Rivas, A. Morgado, R. del Río, **J.M. de la Rosa**, B. Pérez and F.V. Fernández

TITULO: Systematic Top-Down Design of Reconfigurable  $\Sigma\Delta$  Modulators for Multi-Standard Transceivers

REF. REVISTA/LIBRO: Springer Analog Integrated Circuits and Signal Processing, vol. 58, pp. 227-241, March 2009.

CLAVE: **A** DOI: 10.1007/s10470-007-9122-0

---

AUTORES (p.o. de firma): E. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Design of an Adaptive LNA for Hand-Held Devices in a 1-V 90-nm Standard RF CMOS Technology: From Circuit Analysis to Layout

REF. REVISTA/LIBRO: Journal of Applied Research and Technology, vol. 7, pp. 51-61, April 2009.

CLAVE: **A** DOI: 10.1007/s10470-007-9122-0

---



AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: A 0.13um CMOS Adaptive Sigma-Delta Modulator for Triple-Mode GSM/Bluetooth/UMTS Applications.

REF. REVISTA/LIBRO: Microelectronics Journal, vol. 41, pp. 277-290, May 2010.

CLAVE: **A** DOI: 10.1016/j.mejo.2010.03.004

---

AUTORES (p.o. de firma): **J.M. de la Rosa**

TITULO: Sigma-Delta Modulators: Tutorial Overview, Design Guide and State-of-the-Art Survey.

REF. REVISTA/LIBRO: IEEE Trans. on Circuits and Systems-I: Regular Papers, vol. 58, pp. 1-21, January 2011.

CLAVE: **A** DOI: 10.1109/TCSI.2010.2097652

---

AUTORES (p.o. de firma): J.G. García-Sánchez and **J.M. de la Rosa**

TITULO: Multirate Downsampling Hybrid CT/DT Cascade Sigma-Delta Modulators.

REF. REVISTA/LIBRO: IEEE Trans. on Circuits and Systems-I: Regular Papers, vol. 59, pp. 285-294, February 2012.

CLAVE: **A** DOI: 10.1109/TCSI.2011.2163892

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: High-Efficiency Cascade  $\Sigma\Delta$  Modulators for the Next Generation Software-Defined-Radio Mobile Systems.

REF. REVISTA/LIBRO: IEEE Trans. on Instrumentation and Measurement, vol. 61, pp. 2860-2869, November 2012.

CLAVE: **A** DOI: 10.1109/TIM.2012.2200394

---

AUTORES (p.o. de firma): J.M. Dores, E.C. Becerra-Alvarez, M.A. Martins, **J.M. de la Rosa** and J.R. Fernandes

TITULO: Efficient Biasing Circuit Strategies for Inductorless Wideband Low Noise Amplifiers and Feedback.

REF. REVISTA/LIBRO: Elsevier Microelectronics Journal, vol. 43, pp. 714-720, October 2012.

CLAVE: **A** DOI: 10.1016/j.mejo.2012.03.014

---

AUTORES (p.o. de firma): A. Garzón-Camacho, B. Fernández, M.A.G. Álvarez, J. Ceballos and **J.M. de la Rosa**

TITULO: Design and Experimental Results of a Preamplifier for Particles Tracking Secondary Electron Detectors

REF. REVISTA/LIBRO: Elsevier Microelectronics Journal, vol. 44, pp. 948-952, October 2013.

CLAVE: **A** DOI: 10.1016/j.mejo.2012.12.009

---

AUTORES (p.o. de firma): A. Rodríguez-Vázquez, J. Fernández-Berni and **J.M. de la Rosa**

TITULO: Special Issue on Advances in Sensing and Communication Circuits (ICECS 2012)

REF. REVISTA/LIBRO: Guest Editorial at *Springer Analog Integrated Circuits and Signal Processing*, vol. 77, pp. 315-317, December 2013.

CLAVE: **A** DOI: 10.1007/s10470-013-0218-4

---

AUTORES (p.o. de firma): G. Molina-Salgado, A. Morgado, G. Jovanovic-Dolecek and **J.M. de la Rosa**

TITULO: LC-based Bandpass Continuous-Time Sigma-Delta Modulators with Widely Tunable Notch Frequency.

REF. REVISTA/LIBRO: IEEE Trans. on Circuits and Systems-I: Regular Papers, vol. 61, pp. 1442-1455, May 2014

CLAVE: **A** DOI: 10.1109/TCSI.2013.2289412

---

AUTORES (p.o. de firma): J.G. García-Sánchez and **J.M. de la Rosa**

TITULO: Efficient Hybrid Continuous-Time/Discrete-Time Cascade Sigma-Delta Modulators for Wideband Applications

REF. REVISTA/LIBRO: Elsevier Microelectronics Journal, vol. 45, pp. 1234-1246, October 2014

CLAVE: **A** DOI: 10.1016/j.mejo.2013.10.017

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, J.W.M Rogers and V. Chandra

TITULO: Guest Editorial: Special Section on the 2013 IEEE Custom Integrated Circuits Conference (CICC 2013).

REF. REVISTA/LIBRO: IEEE Trans. on Circuits and Systems - I: Regular Papers, vol. 61, pp. 2217-2218, August 2014.

CLAVE: **A**      **DOI:** 10.1109/TCSI.2014.2328672

---

AUTORES (p.o. de firma): A. Garzón-Camacho, B. Fernández, M.A.G. Alvarez, J. Ceballos and **J.M. de la Rosa**

TITULO: A Fast Readout Electronic System for Accurate Spatial Detection in Ion Beam Tracking for the Next Generation of Particle Accelerators.

REF. REVISTA/LIBRO: IEEE Trans. on Instrumentation and Measurement, vol. 64, pp. 328-327, February 2015.

CLAVE: **A**      **DOI:** 10.1109/TIM.2014.2344351

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, P. Chiang, L.T. Clark

TITULO: Guest Editorial: Special Section on the 2014 IEEE Custom Integrated Circuits Conference (CICC 2014).

REF. REVISTA/LIBRO: IEEE Trans. on Circuits and Systems - I: Regular Papers, vol. 62, pp. 1897-1898, August 2015.

CLAVE: **A**      **DOI:** 10.1109/TCSI.2015.2458411

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, R. Schreier, K.P. Pun, S. Pavan

TITULO: Next-Generation Delta-Sigma Converters: Trends and Perspectives.

REF. REVISTA/LIBRO: IEEE Journal on Emerging and Selected Topics in Circuits and Systems, vol. 5, pp. 484-499, December 2015.

CLAVE: **A**      **DOI:** 10.1109/JETCAS.2015.2502164

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, R. Schreier, K.P. Pun, S. Pavan

TITULO: Guest Editorial Next-Generation Delta-Sigma Converters.

REF. REVISTA/LIBRO: IEEE Journal on Emerging and Selected Topics in Circuits and Systems, vol. 5, pp. 481-483, December 2015.

CLAVE: **A**      **DOI:** 10.1109/JETCAS.2015.2500966

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J.M. de la Rosa**

TITULO: Low Power Two-Stage Comb-Decimation Structures for High-Decimation Factors.

REF. REVISTA/LIBRO: Springer Analog Integrated Circuits and Signal Processing, vol. 88, pp. 245-254, August 2016

CLAVE: **A**      **DOI:** 10.1007/s10470-016-0700-x

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, C. Galup-Montoro, F. Silveira, A. Arnaud

TITULO: Special Issue: Highlights from the IEEE Latin American Symposium on Circuits and Systems.

REF. REVISTA/LIBRO: Springer Analog Integrated Circuits and Signal Processing, vol. 89, pp. 507-509, December 2016.

CLAVE: **A**      **DOI:** 10.1007/s10470-016-0871-5

---

AUTORES (p.o. de firma): M. Honarparvar, **J.M. de la Rosa**, F. Nabki and M. Sawan

TITULO: SMASH Delta-Sigma Modulator with Adderless Feed-forward Loop Filter.

REF. REVISTA/LIBRO: IET Electronics Letters, vol. 53, pp. 532-534, February 2017.

CLAVE: **A** DOI: 10.1049/el.2016.4733

---

AUTORES (p.o. de firma): G. Jovanovic-Dolecek, R. García-Baez, G. Molina-Salgado and **J.M. de la Rosa**

TITULO: Novel Multiplierless Wideband Comb Compensator With High Compensation Capability.

REF. REVISTA/LIBRO: Springer Circuits, Systems, and Signal Processing, vol. 36, pp. 2031-2049, May 2017.

CLAVE: **A** DOI: 10.1007/s00034-016-0398-0

---

AUTORES (p.o. de firma): B. Cortés-Delgadillo, P.A. Rodríguez-Navas, L.I. Guerrero-Linares and **J.M. de la Rosa**

TITULO: Embedding MATLAB Optimizers in SIMSIDES for the High-Level Design of  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and System II: Express Briefs, vol. 65, pp. 547-551, May 2018.

CLAVE: **A** DOI: 10.1109/TCSII.2018.2820900

---

AUTORES (p.o. de firma): **J.M. de la Rosa** and G. Setti

TITULO: Guest Editorial: Special Issue on the 2018 International Symposium on Circuits and Systems

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and System II: Express Briefs, vol. 65, pp. 531-532, May 2018.

CLAVE: **A** DOI: 10.1109/TCSII.2018.2826298

---

AUTORES (p.o. de firma): S. Asghar, S. Afridi, A. Pillai, A. Schuler, I. O'Connell and **J.M. de la Rosa**

TITULO: A 2MS/s, 11.22 ENOB, Extended Input Range SAR ADC with Improved DNL and Offset Calculation

REF. REVISTA/LIBRO: IEEE Trans. on Circuits and Systems - I: Regular Papers, vol. 65, pp. 3628-3638, Nov. 2018.

CLAVE: **A** DOI: 10.1109/TCSI.2018.2852761

---

AUTORES (p.o. de firma): C. Mohan, L.A. Camuñas-Mesa, E. Vianello, L. Periolla, C. Reita, **J.M. de la Rosa**, T. Serrano-Gotarredona and B. Linares-Barranco

TITULO: Calibration of offset via bulk for Low-power HfO<sub>2</sub> based 1T1R memristive crossbar Read-Out System

REF. REVISTA/LIBRO: Elsevier Microelectronic Engineering, vol. 198, pp. 35-47, Oct. 2018.

CLAVE: **A** DOI: <https://doi.org/10.1016/j.mee.2018.06.011>

---

AUTORES (p.o. de firma): M. Honarparvar, **J.M. de la Rosa** and M. Sawan

TITULO: A 0.9-V 100- $\mu$ W Feedforward Adder-Less Inverter-Based MASH  $\Delta\Sigma$  Modulator With 91-dB Dynamic Range and 20-kHz Bandwidth

REF. REVISTA/LIBRO: IEEE Trans. on Circuits and Systems - I: Regular Papers, vol. 65, pp. 3675 - 3687, Nov. 2018.

CLAVE: **A** DOI: 10.1109/TCSI.2018.2854220

---

AUTORES (p.o. de firma): E.F. Gutiérrez-Frías, L.A. García-Lugo, E.C. Becerra-Alvarez, J.L. Raygoza-Panduro, **J.M. de la Rosa**, E.B. Ortega-Rosale

TITULO: Methodology to improve the model of series inductance in CMOS integrated inductors

REF. REVISTA/LIBRO: Journal of Electrical Engineering, vol. 69, pp. 250-254, July 2018.

CLAVE: **A** DOI: <https://doi.org/10.2478/jee-2018-0034>

---

AUTORES (p.o. de firma): **J.M. de la Rosa** , E. Bonizzoni, F. Maloberti

TITULO: Guest Editorial: Special Issue on the 2018 ISICAS: A CAS Journal Track Symposium

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and System II: Express Briefs, vol. 65, October 2018.

CLAVE: **A** DOI: 10.1109/TCSII.2018.2862988.

---

AUTORES (p.o. de firma): **J.M. de la Rosa** and Y. Nishio

TITULO: Guest Editorial: Special Issue on the 2019 International Symposium on Circuits and Systems

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and System II: Express Briefs, vol. 66, May 2019.

CLAVE: **A** DOI: 10.1109/TCSII.2019.2909179.

---

AUTORES (p.o. de firma): **J.M. de la Rosa** , E. Bonizzoni, F. Maloberti

TITULO: Guest Editorial: Special Issue on the 2019 ISICAS: A CAS Journal Track Symposium

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and System II: Express Briefs, vol. 66, October 2019.

CLAVE: **A** DOI: 10.1109/TCSII.2019.2935214

---

AUTORES (p.o. de firma): **J.M. de la Rosa**

TITULO: Incoming Editorial

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and System II: Express Briefs, vol. 67, January 2020.

CLAVE: **A** DOI: 10.1109/TCSII.2019.2956327

---

AUTORES (p.o. de firma): J. Ahmadi-Farsani, Virginia Zúñiga, Teresa Serrano-Gotarredona, Bernabé Linares-Barranco and **J.M. de la Rosa**

TITULO Enhanced Linearity in FD-SOI CMOS Body-Input Analog Circuits – Application to Voltage-Controlled Ring Oscillators and Frequency-based Sigma-Delta ADCs

REF. REVISTA/LIBRO: IEEE Trans. on Circuits and Systems - I: Regular Papers, 2020 (accepted for publication).

CLAVE: **A** DOI: 10.1109/TCSI.2020.2978926

---

AUTORES (p.o. de firma): M. Honarparvar, **J.M. de la Rosa** and M. Sawan

TITULO: A 10-MHz BW 77.3-dB SNDR 640-MS/s GRO-based CT MASH Delta-Sigma Modulator.

REF. REVISTA/LIBRO: IEEE Transactions on Circuits and System II: Express Briefs, 2020 (accepted for publication).

CLAVE: **A** DOI: 10.1109/TCSII.2020.2998727

---

### ARTÍCULOS EN ACTAS DE CONGRESOS INTERNACIONALES SOMETIDOS AL PROCESO DE REVISIÓN POR PARES

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: A CMOS Fully-Differential BandPass  $\Sigma\Delta$  Modulator Using Switched-Current Circuits

REF. REVISTA/LIBRO: Proceedings of the 38<sup>th</sup> IEEE MIDWEST Symposium on Circuits and Systems, vol. 2, pp. 744-747, Río de Janeiro, August 1995.

CLAVE: **A**

---

AUTORES (p.o. de firma): F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: Tools for Automated Design of  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proceedings of the Workshop on Advances in Analog Circuit Design, Lausanne-Ouchy, pp. 1-21, April 1996.

CLAVE: A

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro and A. Rodríguez-Vázquez

TITULO: A Fourth-Order BandPass  $\Sigma\Delta$  Modulator Using Current-Mode Analog/Digital Circuits

REF. REVISTA/LIBRO: Proceedings of the 1996 IEEE Instrumentation and Measurement Technical Conference, vol. 2, pp. 1145-1150, Brussels, June 1996.

CLAVE: A

---

AUTORES (p.o. de firma): F. Medeiro, B. Pérez-Verdú, **J. M. de la Rosa** and A. Rodríguez-Vázquez

TITULO: Quick design of high-performance Sigma-Delta modulators using CAD tools: a 16.4b 1.71mW CMOS Sigma-Delta for 9.6ksample A/D conversion

REF. REVISTA/LIBRO: Proceedings of the 2<sup>nd</sup> IEEE-CAS Region 8 Workshop on Analog and Mixed IC Design, pp. 22-27, Baveno, September 1997.

CLAVE: A

---

AUTORES (p.o. de firma): **J. M. de la Rosa**, B. Pérez-Verdú, F. Medeiro and A. Rodríguez-Vázquez

TITULO: A 2.5MHz 55dB switched-current bandpass  $\Sigma\Delta$  modulator for AM signal conversion

REF. REVISTA/LIBRO: Proceedings of the 1997 European Solid State Circuits Conference, pp. 156-159, Southampton, September 1997.

CLAVE: A

---

AUTORES (p.o. de firma): **J. M. de la Rosa**, A. Kaiser and B. Pérez-Verdú

TITULO: Interactive Verification of Switched-Current Sigma-Delta Modulators

REF. REVISTA/LIBRO: Proceedings of the 1998 International Conference on Electronics, Circuits and Systems, vol. 2, pp. 157-160, Lisbon, September 1998.

CLAVE: A

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez

TITULO: Non-Ideal Quantization Noise Shaping in Switched-Current Bandpass Sigma-Delta Modulators

REF. REVISTA/LIBRO: Proceedings of the 1999 International Symposium on Circuits and Systems, vol. 2, pp. 476-479, Orlando, May 1999.

CLAVE: A

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez

TITULO: Harmonic Distortion in Fully-Differential Switched-Current Sigma-Delta Modulators

REF. REVISTA/LIBRO: Proceedings of the IEEE Third International Workshop on Design of Mixed-Mode Integrated Circuits and Applications, pp. 134-137, Puerto Vallarta (México), July 1999.

CLAVE: A

---

AUTORES (p.o. de firma): F. Medeiro, R. del Río, **J.M. de la Rosa**, B. Pérez-Verdú, and A. Rodríguez-Vázquez

TITULO: Using Cascade  $\Sigma\Delta$  Modulators for xDSL MODEM's in Digital Technologies

REF. REVISTA/LIBRO: Workshop on Embedded Data Converters (Organised by Mixed-Signal Cluster), Estocolmo, September 2000.

CLAVE: A

---

AUTORES (p.o. de firma): R. del Río, **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú, and A. Rodríguez-Vázquez

TITULO: Top-Down Design of a xDSL 14-bit  $\Sigma\Delta$  Modulator in Digital CMOS Technology

REF. REVISTA/LIBRO: Proceeding of the 2001 Design, Automation and Test in Europe (DATE), pp. 348-352, Munich, February 2001.

CLAVE: A

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez

TITULO: Effect of Non-Linear Settling Error on the Harmonic Distortion of Fully-Differential Switched-Current Bandpass  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proceeding of the 2001 International Symposium on Circuits and Systems (ISCAS), vol. I, pp. 340-343, Sydney, May 2001.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez

TITULO: Analysis and Experimental Characterization of Idle Tones in 2nd-Order Bandpass  $\Sigma\Delta$  Modulators - A 0.8 $\mu$ m CMOS Switched-Current Case Study

REF. REVISTA/LIBRO: Proceeding of the 2001 International Symposium on Circuits and Systems (ISCAS), vol. IV, pp. 774-777, Sydney, May 2001.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez

TITULO: Analysis and Modeling of the Non-Linear Sampling Process in Switched-Current Circuits - Application to Bandpass Sigma-Delta Modulators

REF. REVISTA/LIBRO: Proceeding of the 2001 European Conference on Circuit Theory and Design (ECCTD), Vol. I, pp. 309-312, Helsinki, August 2001.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. del Río, **J. M. de la Rosa**, F. Medeiro, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: A High-Performance Sigma-Delta ADC for ADSL Applications in 0.35 $\mu$ m CMOS Digital Technology

REF. REVISTA/LIBRO: Proceedings of the 2001 International Conference on Electronics, Circuits and Systems (ICECS), pp. 501-504, Malta, September 2001.

CLAVE: **A**

---

AUTORES (p.o. de firma): F. Medeiro, R. del Río, **J.M. de la Rosa**, B. Pérez-Verdú, and A. Rodríguez-Vázquez

TITULO: CAD Methodology for High-Resolution, High-Speed Sigma-Delta Modulators with Emphasis in Cascade Multi-bit Architectures

REF. REVISTA/LIBRO: Workshop on Advanced Tools for Mixed-Signal Design (Organised by Mixed-Signal Cluster at DATE'01), Munich, March 2001.

CLAVE: **A**

---

AUTORES (p.o. de firma): F. Medeiro, R. del Río, **J.M. de la Rosa**, B. Pérez-Verdú, and A. Rodríguez-Vázquez

TITULO: Design of a Broadband  $\Sigma\Delta$  Modulator in 2.5V CMOS

REF. REVISTA/LIBRO: Proceeding of the 2002 Design, Automation and Test in Europe (DATE): Designers' Forum, pp. 219-223, Paris, March 2002.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. del Río, F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú, and A. Rodríguez-Vázquez

TITULO: Correction-Free Multi-Bit Sigma-Delta Modulators for ADSL

REF. REVISTA/LIBRO: Proceedings of the Workshop on Advances in Analog Circuit Design, pp. 219-223, Spa, March 2002.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. del Río, F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú, and A. Rodríguez-Vázquez

TITULO: A 2.5V  $\Sigma\Delta$  Modulator in 0.25 $\mu$ m CMOS for ADSL

REF. REVISTA/LIBRO: Proceeding of the 2002 International Symposium on Circuits and Systems (ISCAS), pp. 301-304, Scottsdale, May 2002.

CLAVE: **A**

---

AUTORES (p.o. de firma): F. Medeiro, **J.M. de la Rosa**, R. del Río, B. Pérez-Verdú, and A. Rodríguez-Vázquez  
TITULO: Design Considerations for an Automotive Sensor Interface Sigma-Delta Modulator  
REF. REVISTA/LIBRO: Proceeding of the 2003 International Symposium on Circuits and Systems (ISCAS), vol. III, pp. 538-541, Bangkok, May 2003.  
CLAVE: **A**

---

AUTORES (p.o. de firma): J. Moreno-Reina, **J.M. de la Rosa**, F. Medeiro, R. Romay, R. del Río, B. Pérez-Verdú, and A. Rodríguez-Vázquez  
TITULO: A SIMULINK-based Approach for Fast and Precise Simulation of Switched-Capacitor, Switched-Current and Continuous-Time  $\Sigma\Delta$  Modulators  
REF. REVISTA/LIBRO: Proceeding of the 2003 International Symposium on Circuits and Systems (ISCAS), vol. IV, pp. 620-623, Bangkok, May 2003.  
CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú, R. del Río and A. Rodríguez-Vázquez  
TITULO: A  $\Sigma\Delta$  Modulator for a Programmable-gain, Low-power, High-linearity Automotive Sensor Interface  
REF. REVISTA/LIBRO: Proceeding of SPIE - First International Symposium Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, pp. 286-297, Maspalomas, May 2003.  
CLAVE: **A**

---

AUTORES (p.o. de firma): R. del Río, F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez  
TITULO: A 2.5-V CMOS Wideband Sigma-Delta Modulator  
REF. REVISTA/LIBRO: Proceedings of the 2003 IEEE Instrumentation and Measurement Technology Conference, vol. 1, pp. 224-228, Colorado, May 2003.  
CLAVE: **A**

---

AUTORES (p.o. de firma): F. Medeiro, R. del Río, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez  
TITULO: Expandible High-order Cascade  $\Sigma\Delta$  Modulator with Constant, Reduced Systematic Loss of Resolution  
REF. REVISTA/LIBRO: Proceedings of the 2003 IEEE Instrumentation and Measurement Technology Conference, vol. 1, pp. 229-231, Colorado, May 2003.  
CLAVE: **A**

---

AUTORES (p.o. de firma): F. Medeiro, R. del Río, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez  
TITULO: Design Considerations for  $\Sigma\Delta$  Modulators beyond ADSL  
REF. REVISTA/LIBRO: Proceedings of the 2003 IBERCHIP Workshop, La Habana, March 2003.  
CLAVE: **A**

---

TITULO: Description Languages and Tools for Behavioural Simulation of  $\Sigma\Delta$  Modulators: A Comparative Survey  
REF. REVISTA/LIBRO: Proceedings of 2003 Forum on Specification & Design Languages (FDL), pp. 121-132, Frankfurt, September 2003.  
CLAVE: **A**

---

AUTORES (p.o. de firma): O. Guerra, J. Ruiz-Amaya, **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú and A. Rodríguez-Vázquez  
TITULO: A Decomposition Methodology to Test High-Resolution  $\Sigma\Delta$  Modulators  
REF. REVISTA/LIBRO: Proceeding of the 9<sup>th</sup> International Mixed-Signal Testing Workshop, pp. 65-70, Sevilla, June 2003.  
CLAVE: **A**

---



AUTORES (p.o. de firma): A. Rodríguez-Vázquez, F. Medeiro, R. del Río, **J.M. de la Rosa** and B. Pérez-Verdú

TITULO: Design Considerations for  $\Sigma\Delta$ Ms Beyond ADSL

REF. REVISTA/LIBRO: Proceeding of the 8<sup>th</sup> International Workshop on ADC Modelling and Testing (IWADC), pp. 53-57, Perugia, September 2003.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa**, F. Medeiro, F.V. Fernández, R. del Río, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: MATLAB/SIMULINK-based high-level synthesis of discrete-time and continuous-time  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proceeding of the 2004 Design, Automation and Test in Europe (DATE): Designers' Forum, pp. 150-155, Paris, February 2004.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa**, F. Medeiro, F.V. Fernández, R. del Río, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: An Optimization-based Tool for the High-Level Synthesis of Discrete-Time and Continuous-Time  $\Sigma\Delta$  Modulators in the MATLAB/SIMULINK Environment

REF. REVISTA/LIBRO: Proceeding of the 2004 International Symposium on Circuits and Systems (ISCAS), vol. 5, pp. 97-100, Vancouver, May 2004.

CLAVE: **A**

---

AUTORES (p.o. de firma): S. Escalera, J.M. García-González, **J.M. de la Rosa**, O. Guerra, F. Medeiro, R. del Río, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: A 0.35 $\mu$ m CMOS 17-bit@40kS/s Sensor A/D Interface Based on a Programmable-Gain Cascade 2-1  $\Sigma\Delta$  Modulator

REF. REVISTA/LIBRO: Proceeding of the 2004 International Symposium on Circuits and Systems (ISCAS), vol. I, pp. 205-208, Vancouver, May 2004.

CLAVE: **A**

---

AUTORES (p.o. de firma): S. Escalera, J.M. García-González, O. Guerra, **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: An Alternative DFT Methodology to Test High-Resolution  $\Sigma\Delta$  Modulator

REF. REVISTA/LIBRO: Proceeding of the 2004 International Symposium on Circuits and Systems (ISCAS), vol. I, pp. 257-260, Vancouver, May 2004.

CLAVE: **A**

---

TITULO: Comparison of Test Methodologies to Test High-Resolution  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proceedings of 10th International Mixed-Signal Testing Workshop, Portland, June 2004

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J. M. de la Rosa**, M. Delgado-Restituto and A. Rodríguez-Vázquez

TITULO: Behavioral Modeling, Simulation and High-Level Synthesis of Pipeline A/D Converters

REF. REVISTA/LIBRO: Proceeding of the 2005 International Symposium on Circuits and Systems (ISCAS), pp. 5609-5612, Kobe, Japan, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa-Navas, **J. M. de la Rosa**, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: Analysis of Clock Jitter Error in Multibit Continuous-Time  $\Sigma\Delta$  Modulators with NRZ Feedback Waveform

REF. REVISTA/LIBRO: Proceeding of the 2005 International Symposium on Circuits and Systems (ISCAS), pp. 3103-3106, Kobe, Japan, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa-Navas, **J. M. de la Rosa**, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: A Direct Synthesis Method of Cascaded Continuous-Time Sigma-Delta Modulators

REF. REVISTA/LIBRO: Proceeding of the 2005 International Symposium on Circuits and Systems (ISCAS), pp. 5585-5588 Kobe, Japan, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): M. Delgado-Restituto, **J. M. de la Rosa**, J. Ruiz-Amaya, J.F. Bootello, L. Díez, R. del Río and A. Rodríguez-Vázquez

TITULO: An Embedded 12-bit 80-MS/s A/D/A Interface for Power-Line Communications in Pure Digital 0.13um CMOS Technology

REF. REVISTA/LIBRO: Proceeding of the 2005 International Symposium on Circuits and Systems (ISCAS), pp. 4626-4629, Kobe, Japan, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, **J.M. de la Rosa**, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: Continuous-Time Cascaded  $\Sigma\Delta$  Modulators for VDSL: A Comparative Study

REF. REVISTA/LIBRO: Proceeding of SPIE - Second International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, pp. 59-70, Sevilla, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa**, M. Delgado-Restituto and A. Rodríguez-Vázquez

TITULO: Simulation-based High-Level Synthesis of Nyquist-Rate Data Converters Using MATLAB/ SIMULINK

REF. REVISTA/LIBRO: Proceeding of SPIE - Second International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, pp. 235-246, Sevilla, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa**, M. Delgado-Restituto, L. Díez and J. Francisco Bootello

TITULO: Design of a 12-bit 80-MS/s CMOS Digital-to-Analog Converter for PLC-VDSL Applications

REF. REVISTA/LIBRO: Proceeding of SPIE - Second International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, pp. 806-813, Sevilla, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): O. Guerra, S. Escalera, **J.M. de la Rosa** and A. Rodríguez-Vázquez

TITULO: A 0.35 $\mu$ m CMOS 17-bit@40-kS/s Cascade 2-1  $\Sigma\Delta$  Modulator with Programmable-gain and Programmable Chopper Stabilization

REF. REVISTA/LIBRO: Proceeding of SPIE - Second International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, pp. 71-82, Sevilla, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): S. Escalera, A. Espín, O. Guerra, **J.M. de la Rosa**, F. Medeiro and B. Pérez-Verdú

TITULO: Embedded Design-for-Testability Strategies to Test High-Resolution  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proceeding of SPIE - Second International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, pp. 491-501, Sevilla, May 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa**, M. Delgado-Restituto and A. Rodríguez-Vázquez

TITULO: A MATLAB/SIMULINK Toolbox for the Simulation-based High-level Synthesis of Nyquist-rate Data Converters - Application to a Pure Digital 0.13 $\mu$ m CMOS 12-bit@80MS/s Analog Front-End for PLC/VDSL

REF. REVISTA/LIBRO: Proceeding of Fifth IEE International Conference on Advanced A/D and D/A Conversion Techniques and Their Applications, pp.123-128, Limerick, July 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, **J.M. de la Rosa**, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: Cascade Continuous-Time Sigma-Delta Modulators with Reduced Number of Analog Components - Application to VDSL

REF. REVISTA/LIBRO: Proceeding of Fifth IEE International Conference on Advanced A/D and D/A Conversion Techniques and Their Applications, pp. 233-238, Limerick, July 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, S. Escalera, O. Guerra, Fernando Medeiro, Belén Pérez-Verdú, Rocío del Río and A. Rodríguez-Vázquez

TITULO: A CMOS High-Resolution Automotive Sensor A/D Interface Based on A 110-dB@40kS/s Programmable-Gain Cascade 2-1 Sigma-Delta Modulator with Embedded Design-for-Testability Strategies

REF. REVISTA/LIBRO: Proceeding of Fifth IEE International Conference on Advanced A/D and D/A Conversion Techniques and Their Applications, pp.153-158, Limerick, July 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa**, M. Delgado-Restituto, L. Díez and J. Francisco Bootello

TITULO: A 12-bit 80-MS/s A/D/A Interface for Power-Line and ADSL Applications in 0.13 $\mu$ m Digital CMOS Technology

REF. REVISTA/LIBRO: Proc. of Fifth IEE International Conference on Advanced A/D and D/A Conversion Techniques and Their Applications, pp. 9-14, Limerick, July 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río, **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú, F.V. Fernández, and A. Rodríguez-Vázquez

TITULO: An Approach to the Design of Multistandard  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proc. of 4<sup>th</sup> WSEAS Int. Conference on Electronics, Control and Signal Processing, pp. 229-234, Miami, Nov. 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, **J.M. de la Rosa**, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: Design of a 1.2-V Cascade Continuous-Time Sigma-Delta Modulator for Broadband Telecommunications

REF. REVISTA/LIBRO: Proceeding of the 2006 International Symposium on Circuits and Systems (ISCAS), pp. 589-592, Kos Island, Greece, May 2006.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, **J. M. de la Rosa**, R. del Río, B. Pérez-Verdú, F. Medeiro and A. Rodríguez-Vázquez  
TITULO: Reconfiguration of Cascade Sigma-Delta Modulators for Multistandard GSM/Bluetooth/UMTS/WLAN Transceivers  
REF. REVISTA/LIBRO: Proceeding of the 2006 International Symposium on Circuits and Systems (ISCAS), pp. 1884-1887, Kos Island, Greece, May 2006.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Rodríguez-Calderón, F. Sandoval-Ibarra and **J. M. de la Rosa**  
TITULO: Towards Designing a MultiStandard Switched-Current Sigma-Delta Modulator in 0.18 $\mu$ m, 1.8-V CMOS Technology  
REF. REVISTA/LIBRO: Proceeding of the 2006 IBERCHIP Workshop, Costa Rica, March 2006.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Rodríguez-Calderón, E. Becerra-Álvarez, F. Sandoval-Ibarra and **J. M. de la Rosa**  
TITULO: Design of a 0.18 $\mu$ m Low-Voltage Switched-Current Sigma-Delta Modulator for Multi-Standard Communication Systems  
REF. REVISTA/LIBRO: Proceeding of the 2006 IEEE Midwest, pp. 405-408, San Juan de Puerto Rico, August 2006.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, A. Aceituno, **J.M. de la Rosa**, F.V. Fernández and A. Rodríguez-Vázquez  
TITULO: Design of a 1.2-V 130nm 13-bit@40MS/s Cascade 2-2-1 Continuous-Time Sigma-Delta Modulator  
REF. REVISTA/LIBRO: Proc. of the 2006 International Conference on Very Large Scale Integration (VLSI-SoC), pp. 267-271, Niza, October 2006.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, J.F. Fernández-Bootello, D. Brandano, R. Castro-López, **J.M. de la Rosa** and M. Delgado-Restituto  
TITULO: A 12-bit 80MS/s CMOS Current Steering D/A Converter for High-Speed Applications  
REF. REVISTA/LIBRO: Proceeding of the 2006 IEEE Asia Pacific Conference on Circuits and Systems, pp. 1671-1674, Singapore, 2006.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J. M. de la Rosa**, B. Pérez-Verdú, F. Medeiro and A. Rodríguez-Vázquez  
TITULO: Quantization noise shaping degradation in switched-current band-pass sigma-delta modulators  
REF. REVISTA/LIBRO: Proceeding of the 1997 Conference on Design of Circuits and Integrated Systems, pp. 247-252, Sevilla, November 1997.

CLAVE: **A**

---

AUTORES (p.o. de firma): F. Medeiro, B. Pérez-Verdú, **J. M. de la Rosa** and A. Rodríguez-Vázquez  
TITULO: Using CAD tools for the automatic design of low power sigma-delta modulators  
REF. REVISTA/LIBRO: Proceeding of the 1997 Conference on Design of Circuits and Integrated Systems, pp. 349-354, Sevilla, November 1997.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez  
TITULO: Harmonic Distortion in Fully-Differential Switched-Current Sigma-Delta Modulators  
REF. REVISTA/LIBRO: Proceeding of the 1999 Conference on Design of Circuits and Integrated Systems, pp. 733-738, Palma de Mallorca, November 1999.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. del Río, F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú, and A. Rodríguez-Vázquez  
TITULO: Reliable Analysis of Settling Errors in SC Integrators - Application to High-Speed Low-Power  $\Sigma\Delta$  Modulators Design  
REF. REVISTA/LIBRO: Proceeding of the 1999 Conference on Design of Circuits and Integrated Systems,  
pp. 727-732, Palma de Mallorca, November 1999.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. del Río, F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú, and A. Rodríguez-Vázquez

TITULO: A 14-bit 4-MS/s Multi-bit Cascade  $\Sigma\Delta$  Modulator in CMOS 0.35- $\mu\text{m}$  Digital Technology  
REF. REVISTA/LIBRO: Proceeding of the 2000 Conference on Design of Circuits and Integrated Systems, pp. 133-138,  
Montpellier, November 2000.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez

TITULO: Experimental Characterization of Idle Tones in Second-Order Bandpass Sigma-Delta Modulators  
REF. REVISTA/LIBRO: Proceeding of the 2000 Conference on Design of Circuits and Integrated Systems, pp. 150-155,  
Montpellier, November 2000.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, B. Pérez-Verdú, F. Medeiro, R. del Río and A. Rodríguez-Vázquez

TITULO: Study of Non-Linear S/H Operation in Switched-Current Circuits using Volterra Series - Application to Bandpass  
 $\Sigma\Delta$  Modulators  
REF. REVISTA/LIBRO: Proceeding of the 2001 Conference on Design of Circuits and Integrated Systems, pp. 384-389,  
Porto, November 2001.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. del Río, F. Medeiro, **J.M. de la Rosa**, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: A 79-dB 4.4 MS/s  $\Sigma\Delta$  Modulator in 2.5-V CMOS  
REF. REVISTA/LIBRO: Proceeding of the 2002 Conference on Design of Circuits and Integrated Systems, Santander,  
November 2002.

CLAVE: **A**

---

AUTORES (p.o. de firma): O. Guerra, J. Ruiz-Amaya, **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú and A. Rodríguez-Vázquez

TITULO: A Decomposition Methodology to Test High-Resolution  $\Sigma\Delta$  Modulators  
REF. REVISTA/LIBRO: Proceeding of the 2003 Conference on Design of Circuits and Integrated Systems, pp. 227-230,  
Ciudad Real, November 2003.

CLAVE: **A**

---

AUTORES (p.o. de firma): J.M. García, S. Escalera, **J.M. de la Rosa**, F. Medeiro, R. del Río, O. Guerra, B. Pérez-Verdú and  
A. Rodríguez-Vázquez

TITULO: Design and Implementation of a 0.35 $\mu\text{m}$  CMOS Programmable-gain 2-1 Cascade  $\Sigma\Delta$  Modulator for Automotive  
Sensors  
REF. REVISTA/LIBRO: Proceeding of the 2003 Conference on Design of Circuits and Integrated Systems, pp. 114-119,  
Ciudad Real, November 2003.

CLAVE: **A**

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa**, F. Medeiro, R. del Río, J. Moreno-Reina, B. Pérez-Verdú, R. Tortosa, R. Romay and A. Rodríguez-Vázquez

TITULO: SIMSIDES Toolbox: An Interactive Tool for the Behavioral Simulation of Discrete- and Continuous-time  $\Sigma\Delta$  Modulators in the MATLAB/SIMULINK Environment

REF. REVISTA/LIBRO: Proceeding of the 2003 Conference on Design of Circuits and Integrated Systems, pp. 120-125, Ciudad Real, November 2003.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, **J.M. de la Rosa** and M. Delgado-Restituto

TITULO: Simulation-based High-level Synthesis of Pipeline Analog-to-Digital Converters

REF. REVISTA/LIBRO: Proceeding of the 2004 Conference on Design of Circuits and Integrated Systems, pp. 39-44, Bordeaux, November 2004.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, **J.M. de la Rosa**, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: A New Method for the High-Level Synthesis of Continuous-Time Cascaded  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proceeding of the 2004 Conference on Design of Circuits and Integrated Systems, pp. 661-666, Bordeaux, November 2004.

CLAVE: **A**

---

AUTORES (p.o. de firma): O. Guerra, S. Escalera, **J.M. de la Rosa**, E. Compaigne, C. Galliard and A. Rodríguez-Vázquez

TITULO: Selection of test techniques for high-resolution  $\Sigma\Delta$  modulators

REF. REVISTA/LIBRO: Proceeding of the 2004 Conference on Design of Circuits and Integrated Systems, pp. 211-214, Bordeaux, November 2004.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, **J.M. de la Rosa**, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: Effect of Clock Jitter Error on the Performance Degradation of Multi-bit Continuous-Time  $\Sigma\Delta$  Modulators with NRZ DAC

REF. REVISTA/LIBRO: Proceeding of the 2005 Conference on Design of Circuits and Integrated Systems, Lisbon, November 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ruiz-Amaya, J.F. Fernández-Bootello, **J.M. de la Rosa** and M. Delgado-Restituto

TITULO: A 12-bit 80MS/s Current Steering DAC for CMOS PLC/VDSL Applications

REF. REVISTA/LIBRO: Proceeding of the 2005 Conference on Design of Circuits and Integrated Systems, Lisbon, November 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río, **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú, F.V. Fernández and A. Rodríguez-Vázquez

TITULO: Design Considerations for Multistandard Cascade  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proceeding of the 2005 Conference on Design of Circuits and Integrated Systems, Lisbon, November 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Rodríguez-Calderón, **J.M. de la Rosa** and F. Sandoval-Ibarra

TITULO: Design and Electrical Implementation of a 1.8-V Multistandard Switched-Current  $\Sigma\Delta$  Modulator

REF. REVISTA/LIBRO: Proceeding of the 2005 Conference on Design of Circuits and Integrated Systems, Lisbon, November 2005.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: A SIMULINK-Based Approach for the Behavioral Modeling and Simulation of MultiStandard RF Receivers

REF. REVISTA/LIBRO: Proceeding of the 2006 Conference on Design of Circuits and Integrated Systems. November 2006.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, A. Aceituno, **J.M. de la Rosa**, F.V. Fernández and A. Rodríguez-Vázquez

TITULO: Design of a 1.2-V 130nm CMOS 12-bit@20MHz Gm-C Cascade 3-2 Continuous-Time  $\Sigma\Delta$  Modulator

REF. REVISTA/LIBRO: Proceeding of the 2006 Conference on Design of Circuits and Integrated Systems. November 2006.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa-Navas, A. Aceituno, **J. M. de la Rosa**, A. Rodríguez-Vázquez and F.V. Fernández

TITULO: A 12-bit@40MS/s Gm-C Cascade 3-2 Continuous-Time Sigma-Delta Modulator

REF. REVISTA/LIBRO: Proceeding of the 2007 International Symposium on Circuits and Systems (ISCAS), New Orleans, pp. 1-4, May 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: A SIMULINK Block Set for the High-Level Simulation of Multistandard Radio Receivers

REF. REVISTA/LIBRO: Proceeding of the 2007 International Symposium on Circuits and Systems (ISCAS), pp. 2950-2953, New Orleans, May 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: Design of a 130-nm CMOS Reconfigurable Cascade  $\Sigma\Delta$  Modulator for GSM/UMTS/Bluetooth

REF. REVISTA/LIBRO: Proceeding of the 2007 International Symposium on Circuits and Systems (ISCAS), pp. 725-728, New Orleans, May 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: Behavioral Modeling and Simulation of Multi-Standard RF Receivers Using MATLAB/SIMULINK

REF. REVISTA/LIBRO: Proceeding of SPIE - Third International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, Maspalomas-Gran Canaria, 2-4 May 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: Design of a 0.13 $\mu$ m CMOS Expandable Cascade Sigma-Delta Modulator for Multi-Standard RF Telecom Systems

REF. REVISTA/LIBRO: Proceeding of SPIE - Third International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, Maspalomas-Gran Canaria, 2-4 May 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: Towards Systematic Design of Multistandard Converters

REF. REVISTA/LIBRO: Proceeding of SPIE - Third International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, Maspalomas-Gran Canaria, 2-4 May 2007.

CLAVE: **A**

AUTORES (p.o. de firma): V.J. Rivas, A. Morgado, R. Castro-López, E. Roca, R. del Río, **J. M. de la Rosa** and F.V. Fernández

TITULO: Towards Systematic Design of Multistandard Converters

REF. REVISTA/LIBRO: Proceeding of SPIE - Third International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, Maspalomas-Gran Canaria, 2-4 May 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Tortosa, A. Aceituno, **J. M. de la Rosa** and F.V. Fernández

TITULO: Design Tool for High-Resolution High-Frequency Cascade Continuous-Time  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proceeding of SPIE - Third International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, Maspalomas-Gran Canaria, 2-4 May 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: New Topologies of Cascade  $\Sigma\Delta$  Modulators for Low-Voltage Wideband Applications

REF. REVISTA/LIBRO: Proceeding of the 2007 European Conference on Circuit Theory and Design (ECCTD), pp. 136-139, Seville, 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: An Adaptive  $\Sigma\Delta$  Modulator for Multi-Standard Hand-held Wireless Devices

REF. REVISTA/LIBRO: Proceeding of the 2007 Asian Solid-State Circuit Conference, pp. 232-235, November 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: Resonance-based Cascade  $\Sigma\Delta$  Modulators for High-Linearity Broadband A/D Conversion

REF. REVISTA/LIBRO: Proceeding of the 2007 Conference on Design of Circuits and Integrated Systems, Sevilla, November 2007.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J. M. de la Rosa**

TITULO: A 90-nm CMOS Reconfigurable LNA for 4G Wireless Hand-Held Devices

REF. REVISTA/LIBRO: Proc. of the 2008 Iberchip Workshop. Puebla, México, February 2008.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: A Triple-Mode Reconfigurable Sigma-Delta Modulator for Multi-Standard Wireless Applications

REF. REVISTA/LIBRO: Proceeding of the 2008 Design, Automation and Test in Europe (DATE), pp. 862-867, Munich, March 2008.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: A Low-Voltage Flexible Cascade  $\Sigma\Delta$  Modulator for Beyond-3G Wireless Telecom

REF. REVISTA/LIBRO: Proceeding of the 2008 IEEE Int. Midwest Symposium on Circuits and Systems (MWSCAS), pp. 482-485, Knoxville, USA, August 2008.

CLAVE: **A**

---

AUTORES (p.o. de firma): Alonso Morgado, R. del Río and **J. M. de la Rosa**

TITULO: Two Novel Cascade  $\Sigma\Delta$  Modulators for Broadband Low-Voltage Applications

José Manuel de la Rosa Utrera, Currículum Vitae



REF. REVISTA/LIBRO: Proceeding of the 2008 IEEE Int. Midwest Symposium on Circuits and Systems (MWSCAS), pp. 478-481, Knoxville, USA, August 2008.

CLAVE: **A**

---

AUTORES (p.o. de firma): R. Castro-López, A. Morgado, E. Roca, R. del Río, **J.M. de la Rosa** and F.V. Fernández

TITULO: A Systematic Approach to the Design of Reconfigurable  $\Sigma\Delta$  Modulators

REF. REVISTA/LIBRO: Proc. of the 2008 Int. Conference on Advances in Electronics and Microelectronics. Valencia, Spain, October 2008.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Flexible CMOS Low-Noise Amplifiers for Multi-Standard Wireless Transceivers - Application to Beyond-3G Terminals

REF. REVISTA/LIBRO: Proceeding of the 2008 Conference on Design of Circuits and Integrated Systems, Grenoble, France, November 2008.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: A Novel Low-Voltage Reconfigurable  $\Sigma\Delta$  Modulator for 4G Wireless Receivers

REF. REVISTA/LIBRO: Proceeding of the 2008 Conference on Design of Circuits and Integrated Systems, Grenoble, France, November 2008.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Flexible CMOS Low-Noise Amplifiers for Beyond-3G Wireless Hand-Held Devices

REF. REVISTA/LIBRO: Proceeding of SPIE - International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, Dresden, Germany, May 2009.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, A. Morgado and R. del Río

TITULO: Resonance-based Hybrid Continuous-Time/Discrete-Time Cascade  $\Sigma\Delta$  Modulators – Application to 4G Wireless Telecom.

REF. REVISTA/LIBRO: Proceeding of SPIE - International Symposium on Microelectronics for the New Millennium - VLSI Circuits and Systems Conference, Dresden, Germany, May 2009.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Adaptive CMOS LNAs for Beyond-3G RF Receivers - A Multi-Standard GSM/WCDMA/BT/WLAN Case Study

REF. REVISTA/LIBRO: Proceeding of the 2009 International Symposium on Circuits and Systems (ISCAS), pp. 24-27, Taipei, Taiwan, May 2009.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, A. Morgado and R. del Río

TITULO: Hybrid Continuous-Time/Discrete-Time Sigma-Delta Modulators with Programmable Resonance

REF. REVISTA/LIBRO: Proceeding of the 2009 International Symposium on Circuits and Systems (ISCAS), pp. 251-252, Taipei, Taiwan, May 2009.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: A New Reconfigurable Cascade  $\Sigma\Delta$  Modulator Architecture with Inter-Stage Resonation and no Digital Cancellation Logic.

REF. REVISTA/LIBRO: Proceedings of the 2009 Conference on Design of Circuits and Integrated Systems, pp. 243-248, Zaragoza, Spain. November 2009.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: A Flexible Resonation-Based Cascade  $\Sigma\Delta$  Modulator with Simplified Cancellation Logic.

REF. REVISTA/LIBRO: Proc. of the 2009 IEEE Int. Conference on Electronics Circuits and Systems (ICECS), pp. 755-758, Yasmine Hammamet, Tunisia, December 2009.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Design Issues and Experimental Characterization of a Continuously-Tuned Adaptive CMOS LNA

REF. REVISTA/LIBRO: Proceeding of the 2010 Iberchip Workshop, Iguazú, Brazil, February 2010.

CLAVE: **A**

---

AUTORES (p.o. de firma): J.G. García-Sánchez and **J.M. de la Rosa**

TITULO: Multirate Hybrid CT/DT Cascade  $\Sigma\Delta$  Modulators with Decreasing OSR of Back-End DT Stages

REF. REVISTA/LIBRO: Proceeding of the 2010 International Symposium on Circuits and Systems (ISCAS), pp. 357-360, Paris, Francia, May 2010.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: Flexible  $\Sigma\Delta$  Modulators for Multi-Standard Wireless Transceivers.

REF. REVISTA/LIBRO: 2010 DATE PhD Forum, Dresden, Germany, March 2010.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: Adaptive SMASH  $\Sigma\Delta$  Converters for the Next Generation of Mobile Phones – Design Issues and Practical Solutions.

REF. REVISTA/LIBRO: Proc. of the 2010 IEEE NEWCAS, pp. 357-360, Montreal, Canada, June 2010.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Design of a 1-V 90-nm CMOS Folded-Cascode LNA for Multi-Standard Applications

REF. REVISTA/LIBRO: Proc. of the 2010 IEEE Int. Midwest Symposium on Circuits and Systems (MWSCAS), pp. 185-188, Seattle, USA, August 2010.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río, **J.M. de la Rosa**, L. Bos, J. Ryckaert and G.V. der Plas

TITULO: A 100kHz-10MHz BW, 78-to-52dB DR, 4.6-to-11mW Flexible SC  $\Sigma\Delta$  Modulator in 1.2-V 90-nm CMOS

REF. REVISTA/LIBRO: Proc. of the 2010 IEEE European Solid-State Circuits Conference (ESSCIRC), pp. 418-421, Sevilla, SPAIN, September 2010.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Continuously-Tuned Nanometer CMOS LNAs – Design Issues and Experimental Characterization.

REF. REVISTA/LIBRO: Proc. of the 2010 IEEE Conference on Design of Circuits and Integrated Systems, pp. 82-87, Lanzarote, SPAIN, November 2010.

CLAVE: **A**

---

AUTORES (p.o. de firma): L. Gerrero-Linares, J. Gerardo García-Sánchez, Federico Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: High-Level Design of an Hybrid CT/DT Cascade Sigma-Delta Modulator for Beyond-3G Applications.

REF. REVISTA/LIBRO: Proc. of the 2011 IBERCHIP WORKSHOP, Bogotá, Colombia, February 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Design Considerations and Experimental Characterization Results of Continuously-Tuned Reconfigurable CMOS LNAs.

REF. REVISTA/LIBRO: Proc. of the 2011 IEEE Int. Symposium on Circuits and Systems (ISCAS), pp. 273-276, Rio de Janeiro, Brazil, May 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río, **J.M. de la Rosa**

TITULO: High-Efficiency Cascade  $\Sigma\Delta$  ADCs for Software-Defined-Radio Mobile Systems

REF. REVISTA/LIBRO: Proc. of the 2011 Int. Workshop on ADC Modeling, Testing and Data Converter Analysis and Design and IEEE 2011 ADC Forum, Orvieto, ITALY, June 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): J.M. Dores, E.C. Becerra-Alvarez, M. A. Martins, **J.M. de la Rosa** and J.R. Fernandes

TITULO: A Comparative Study of Biasing Circuits for an Inductorless Wideband Low Noise Amplifier

REF. REVISTA/LIBRO: Proceeding of the 2011 IEEE Int. Midwest Symposium on Circuits and Systems (MWSCAS), pp. 1-4, Seoul, Korea, August 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): J.G. García-Sánchez and **J.M. de la Rosa**

TITULO: Multirate Hybrid Continuous-Time/Discrete-Time Cascade 2-2 SD Modulator for Wideband Telecom

REF. REVISTA/LIBRO: Proc. of the 2011 IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC), Hong-Kong, October 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Garzón, G. Fernández, M.A.G. Álvarez, J. Ceballos and **J.M. de la Rosa**

TITULO: Design and Measurements of a Preamplifier for Particles Tracking in Secondary Electron Detectors

REF. REVISTA/LIBRO: Proceeding of the 2011 Conference on Design of Circuits and Integrated Systems, pp. 291-295, Albufeira, Portugal, November 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): J.M. Dores, E.C. Becerra-Alvarez, M. A. Martins, **J.M. de la Rosa** and J.R. Fernandes

TITULO: Analysis of the Influence of the Biasing Circuit on the Performance of a Low Noise Amplifier with Feedback

REF. REVISTA/LIBRO: Proceeding of the 2011 Conference on Design of Circuits and Integrated Systems, Albufeira, Portugal, November 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): E.C. Becerra-Alvarez, F. Sandoval-Ibarra and **J.M. de la Rosa**

TITULO: Continuously-Tuned 90-nm CMOS LNAs for Multi-Standard Wireless Applications

REF. REVISTA/LIBRO: Proceeding of the 1st Workshop on Analog and Digital Electronic Design (WADED), Guadalajara, Mexico, October 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): L.I. Guerrero-Linares, F. Sandoval-Ibarra, H.J. Saavedra-Gómez, A. García-Osorio and **J.M. de la Rosa**

TITULO: High-Level Design of a Hybrid  $\Sigma\Delta$  Modulator for UMTS/GSM/Bluetooth/WLAN Applications

REF. REVISTA/LIBRO: Proceeding of the 1st Workshop on Analog and Digital Electronic Design (WADED), pp. 5-8, Guadalajara, Mexico, October 2011.

CLAVE: **A**

---

AUTORES (p.o. de firma): J.G. García-Sánchez and **J.M. de la Rosa**

TITULO: Efficient Hybrid Continuous-Time/Discrete-Time  $\Sigma\Delta$  Modulators for Broadband Wireless Telecom Systems

REF. REVISTA/LIBRO: Proc. of the 2012 Doctoral Conference on Computing, Electrical and Industrial Systems, Caparica, Lisbon, Portugal, February 2012.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, J.G. García-Sánchez, S. Asghar, L.I. Guerrero, R. del Río and **J.M. de la Rosa**

TITULO: A Power-Scalable Concurrent Cascade 2-2-2 SC  $\Sigma\Delta$  Modulator for Software Defined Radio

REF. REVISTA/LIBRO: Proc. of the 2012 Intl. Symposium on Circuits and Systems (ISCAS), pp. 516-517, Seoul, Korea, May 2012.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**

TITULO: Behavioral Modeling Techniques for Teaching Communication Circuits and Systems

REF. REVISTA/LIBRO: Proc. of the 2012 Intl. Symposium on Circuits and Systems (ISCAS), pp. 2453-2456, Seoul, Korea, May 2012.

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Garzón-Camacho, B. Fernández, M.A.G. Álvarez, J. Ceballos and **J.M. de la Rosa**

TITULO: A Preamplifier for the Front-End Read-out System of Particles Tracking in Secondary Electron Detectors.

REF. REVISTA/LIBRO: Proc. of the 2012 Intl. Symposium on Circuits and Systems (ISCAS), pp. 1171-1174, Seoul, Korea, May 2012.

CLAVE: **A**

---

AUTORES (p.o. de firma): J.G. García-Sánchez and **J.M. de la Rosa**

TITULO: Hybrid Continuous-Time/Discrete-Time Circuit Techniques for the Efficient Implementation of Wideband Sigma-Delta ADCs

REF. REVISTA/LIBRO: Proceeding of the 2012 IEEE Int. Midwest Symposium on Circuits and Systems (MWSCAS), pp. 374-377, Boise, Idaho, USA, August 2012.

CLAVE: **A**

---

AUTORES (p.o. de firma): S. Asghar, R. del Río and **J.M. de la Rosa**

TITULO: A 0.2-to-2MHz BW, 50-to-86dB SNDR, 16-to-22mW Flexible 4th-Order Sigma-Delta Modulator with DC-to-44MHz Tunable Center Frequency in 1.2-V 90-nm CMOS

José Manuel de la Rosa Utrera, Currículum Vitae

REF. REVISTA/LIBRO: Proc. of the 2012 IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC), pp. 47-62, Santa Cruz, California, USA, October 2012.

CLAVE: **A**

---

AUTORES (p.o. de firma): J.G. García-Sánchez and **J.M. de la Rosa**

TITULO: Effect of Circuit Errors on Hybrid Continuous-Time/Discrete-Time Sigma-Delta Modulators

REF. REVISTA/LIBRO: Proceeding of the 2012 Conference on Design of Circuits and Integrated Systems, pp. 825-828, Avignon, France, November 2012.

CLAVE: **A**

---

AUTORES (p.o. de firma): S. Asghar, R. del Río and **J.M. de la Rosa**

TITULO: Undersampling RF-to-Digital CT  $\Sigma\Delta$  Modulator with Tunable Notch Frequency and Simplified Raised-Cosine Feedback DAC

REF. REVISTA/LIBRO: Proceeding of the 2013 International Symposium on Circuits and Systems (ISCAS), pp. 1994-1997, Beijing, China, May 2013.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**

TITULO: An Empirical and Statistical Comparison of State-of-the-Art Sigma-Delta Modulators

REF. REVISTA/LIBRO: Proceeding of the 2013 International Symposium on Circuits and Systems (ISCAS), pp. 825-828, Beijing, China, May 2013.

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J.M. de la Rosa**

TITULO: Power and Area Efficient Comb-based Decimator for Sigma-Delta ADCs with High Decimation Factors

REF. REVISTA/LIBRO: Proceeding of the 2013 International Symposium on Circuits and Systems (ISCAS), Beijing, China, May 2013.

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J.M. de la Rosa**

TITULO: Band-Pass Continuous-Time Sigma-Delta Modulators with Widely Tunable Notch Frequency for Efficient RF-to-Digital Conversion

REF. REVISTA/LIBRO: Proceeding of the 2013 International Midwest Symposium on Circuits and Systems (MWSCAS), pp. 566-569, Columbus, Ohio, USA, August 2013.

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**

TITULO: Using Simulink S-Functions for the Efficient Modeling and Simulation of Analog Integrated Circuits and Systems

REF. REVISTA/LIBRO: Proceeding of the 2014 International Symposium on Circuits and Systems (ISCAS), pp. 437-440, Melbourne, Australia, June 2014.

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek, A. Morgado and **J.M. de la Rosa**

TITULO: Design Considerations of Bandpass CT Sigma-Delta Modulators for Software-Defined-Radio Receivers

REF. REVISTA/LIBRO: Proceeding of the 2014 International Symposium on Circuits and Systems (ISCAS), pp. 718-721, Melbourne, Australia, June 2014.

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek, A. Morgado and **J.M. de la Rosa**  
TITULO: An Overview of Decimator Structures for Efficient Sigma-Delta Converters: Trends, Design Issues and Practical Solutions  
REF. REVISTA/LIBRO: Proceeding of the 2014 International Symposium on Circuits and Systems (ISCAS), pp. 1592-1595, Melbourne, Australia, June 2014.  
CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J.M. de la Rosa**  
TITULO: Modified Comb Decimator for High Power-of-Two Decimation Factors  
REF. REVISTA/LIBRO: Proceeding of the 2014 IEEE Latin American Symposium on Circuits and Systems (LASCAS), Santiago de Chile, Chile, February 2014.  
CLAVE: **A**

---

AUTORES (p.o. de firma): J.G. García-Sánchez, D. Calderón-Precidado, F. Sandoval-Ibarra and **J.M. de la Rosa**  
TITULO: Behavioral Modelling of a 4th order LP Sigma-Delta Modulator –Towards the design of a Hybrid proposal  
REF. REVISTA/LIBRO: Proceeding of the 2014 IEEE Latin American Symposium on Circuits and Systems (LASCAS), Santiago de Chile, Chile, February 2014.  
CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**  
TITULO: Improving the Learning Experience of Micro/Nanoelectronic Materials and Devices with nanoHUB  
REF. REVISTA/LIBRO: Poster presentation at the First Annual nanoHUB Users Conference, Phoenix, USA, March 2014.  
CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J.M. de la Rosa**  
TITULO: Comb Structures for Sigma-Delta ADCs with High Even Decimation Factors  
REF. REVISTA/LIBRO: *Proceeding of the 2014 International Midwest Symposium on Circuits and Systems (MWSCAS)*, College Station, Texas, USA, August 2014.  
CLAVE: **A**

---

AUTORES (p.o. de firma): A.Garzón-Camacho, B. Fernández, M.A.G. Alvarez, J. Ceballos and **J.M. de la Rosa**  
TITULO: Readout Electronics System for Particle Tracking in Secondary Electron Detectors  
REF. REVISTA/LIBRO: *Proceeding of the 2014 International Midwest Symposium on Circuits and Systems (MWSCAS)*, pp. 93-96, College Station, Texas, USA, August 2014.  
CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J.M. de la Rosa**  
TITULO: On the Efficiency of Comb Structures for Sigma-Delta ADCs with High Even Decimation Factors  
REF. REVISTA/LIBRO: *Proceeding of the 2014 Conference on Design of Circuits and Integrated Systems, Madrid, Spain, November 2014.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): ): A.Garzón-Camacho, B. Fernández, M.A.G. Alvarez, J. Ceballos and **J.M. de la Rosa**  
TITULO: Spatial Detection System for Mini-Secondary Electrons Detectors  
REF. REVISTA/LIBRO: *Proceeding of the 2014 Conference on Design of Circuits and Integrated Systems, Madrid, Spain, November 2014.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): ): D. Malagon, **J. M. de la Rosa**, R. del Río and G. Leger

TITULO: Single Event Transients trigger instability in Sigma-Delta Modulators

REF. REVISTA/LIBRO: *Proceeding of the 2014 Conference on Design of Circuits and Integrated Systems, Madrid, Spain, November 2014.*

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J.M. de la Rosa**

TITULO: Sigma-Delta ADCs for Software-Defined-Radio Applications

REF. REVISTA/LIBRO: *PhD Forum of the 22<sup>nd</sup> IFIP/IEEE Intl. Conference on Very Large Scale Integration (VLSI-SoC), Playa del Carmen, Cancún, Mexico, October 2014.*

CLAVE: **A**

---

AUTORES (p.o. de firma): S. Rodríguez, A. Rusu and **J.M. de la Rosa**

TITULO: Overview of Carbon-Based Circuits and Systems

REF. REVISTA/LIBRO: *Overview paper of Special Session on Carbon-based Circuits and Systems. Proceeding of the 2015 International Symposium on Circuits and Systems (ISCAS), pp. 2912-2915, Lisbon, Portugal.*

CLAVE: **A**

---

AUTORES (p.o. de firma): M. Porcel de Soto and **J.M. de la Rosa**

TITULO: Simulation-Based Comparison of CNT-FETs and G-FETs from a Circuit Designer Perspective

REF. REVISTA/LIBRO: *Proceeding of the 2015 International Symposium on Circuits and Systems (ISCAS), pp. 105-108, Lisbon, Portugal.*

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río and **J.M. de la Rosa**

TITULO: Energy Efficient Transconductor for Widely Programmable Analog Circuits and Systems

REF. REVISTA/LIBRO: *Proceeding of the 2015 International Symposium on Circuits and Systems (ISCAS), pp. 1814-1817, Lisbon, Portugal.*

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J. M. de la Rosa**

TITULO: Novel Two-State Comb Decimator with Improved Frequency Characteristic

REF. REVISTA/LIBRO: *Proc. of 2015 IEEE Latin American Symposium on Circuits and Systems (LASCAS).*

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J. M. de la Rosa**

TITULO: On the Use of Passive Circuits to Implement LC-based Band-Pass CT Sigma-Delta Modulators

REF. REVISTA/LIBRO: *Proc. of the 2015 International Midwest Symposium on Circuits and Systems (MWSCAS).*

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, G. Jovanovic-Dolecek and **J. M. de la Rosa**

TITULO: Two-Stage Comb Decimator with Improved Frequency Characteristic

REF. REVISTA/LIBRO: *Proc. of Wireless Innovation Forum Conference on Wireless Communications Technologies and Software Defined Radio, San Diego, 24-26 March, 2015.*

CLAVE: **A**

---

AUTORES (p.o. de firma): **J. M. de la Rosa**

TITULO: A Comparative Study of nanoHUB Tools for the Simulation of Carbon-based FETs

REF. REVISTA/LIBRO: *Proceeding of the nanoHUB User Conference, West Lafallette, Indiana, USA, August 2015*

CLAVE: **A**

---

José Manuel de la Rosa Utrera, Currículum Vitae

---

AUTORES (p.o. de firma): **J. M. de la Rosa**

TITULO: A Comparison of CAD Tools for the Study of Nanoelectronic Devices, Circuits and Systems

REF. REVISTA/LIBRO: *Proceeding of the 2015 Conference on Design of Circuits and Integrated Systems, November 2015*

CLAVE: **A**

---

AUTORES (p.o. de firma): **J. M. de la Rosa**

TITULO: RF-to-Digital Sigma-Delta Converters – Design Trends, Challenges and Applications

REF. REVISTA/LIBRO: *Proceeding of the 2015 Conference on Design of Circuits and Integrated Systems, November 2015*

CLAVE: **A**

---

AUTORES (p.o. de firma): Teresa Serrano-Gotarredona, **J. M. de la Rosa**

TITULO: Introduction to the IEEE-CASS Workshop on Micro/Nanoelectronic Circuits and Systems.

REF. REVISTA/LIBRO *Proceedings of the IEEE EUROCON 2015, Salamanca, Spain.*

CLAVE: **A**

---

AUTORES (p.o. de firma): A. Morgado, R. del Río, **J. M. de la Rosa**

TITULO: Design of a Power-Efficient Widely-Programmable Gm-LC Band-Pass Sigma-Delta Modulator for SDR.

REF. REVISTA/LIBRO *Proceeding of the 2016 IEEE International Symposium on Circuits and Systems (ISCAS), pp. 53-56, Montreal, May 2016.*

CLAVE: **A**

---

AUTORES (p.o. de firma): M. Velasco-Jiménez, R. Castro-López, **J. M. de la Rosa**

TITULO: High-Level Optimization of Sigma-Delta Modulators Using Multi-Objective Evolutionary Algorithms.

REF. REVISTA/LIBRO *Proceeding of the 2016 IEEE International Symposium on Circuits and Systems (ISCAS), pp. 1494-1497, Montreal, May 2016.*

CLAVE: **A**

---

AUTORES (p.o. de firma): M. Velasco-Jiménez, R. Castro-López, **J. M. de la Rosa**

TITULO: Live Demonstration: High-Level Optimization of Sigma-Delta Modulators Using Multi-Objective Evolutionary Algorithms.

REF. REVISTA/LIBRO *Proceeding of the 2016 IEEE International Symposium on Circuits and Systems (ISCAS), Montreal, May 2016.*

CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**

TITULO: Design Guidelines of Sigma-Delta Modulators: From System to Chip and Application to Reconfigurable ADCs

REF. REVISTA/LIBRO: *Proceeding of the 2016 IEEE Int. Conf. on Electron Devices and Solid-State Circuits (EDSSC), Hong Kong, August 2016.*

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Fernández, D. Gascón, **J.M. de la Rosa**

TITULO: Design of a 9-bit 4MS/s Wilkinson ADC for SiPM-based Imaging Detectors

REF. REVISTA/LIBRO: *Proceeding of the 2016 International Midwest Symposium on Circuits and Systems (MWSCAS), Abu Dabhi, October 2016.*

CLAVE: **A**

---



AUTORES (p.o. de firma): L.A. García-Lugo, E.C. Becerra-Alvarez, J. Ceballos-Cáceres, **J.M. de la Rosa**  
TITULO: Using Arduino and On-Chip Serial-to-Parallel Register to Test Widely-Programmable ADCs  
REF. REVISTA/LIBRO: *Proceeding of the 2016 Conference on Design of Circuits and Integrated Systems, Granada, November 2016*  
CLAVE: **A**

---

AUTORES (p.o. de firma): M. Honarparvar, **J.M. de la Rosa**, Frederic Nabki and Mohamad Sawan  
TITULO: Novel Band-Pass Delta-Sigma Modulators Based on a Modified Adder-Less Feed-Forward Structure  
REF. REVISTA/LIBRO: *Proceeding of the 2016 International Midwest Symposium on Circuits and Systems (MWSCAS), Boston, August 2017.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): C. Mohan, T. Serrano-Gotarredona, **J.M. de la Rosa**, B. Linares-Barranco  
TITULO: On the Use of Offset Calibration Techniques for Low-Power Memristor Arrays Read-Out  
REF. REVISTA/LIBRO: *Proceeding of the 2017 Intl. Conference on Memristive Materials, Devices & Systems (MEMRISYS), Athens, April 2017.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**  
TITULO: Emerging Sigma-Delta Modulation Techniques for an Efficient Digitization in the Internet of Things  
REF. REVISTA/LIBRO: *Proceeding of the 2017 IEEE Mixed Design of Integrated Circuits and Systems (MIXDES), Bydgoszcz, Poland, June 2017.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): **J.M. de la Rosa**  
TITULO: Design Automation of Sigma-Delta Converters – Efficient Modeling, Optimization and Synthesis Techniques  
REF. REVISTA/LIBRO: *Proceeding of the 2017 IEEE Int. Conf. on Electron Devices and Solid-State Circuits (EDSSC), Hsinchu, Taiwan, October 2017.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): C.Mohan, L.A. Camuñas-Mesa, E. Vianello, L. Perniola, C. Reita, **J.M. de la Rosa**, T. Serrano-Gotarredona and B.Linares-Barranco  
TITULO: Bulk-based DC offset calibration for Low-power Memristor Array Read-Out System  
REF. REVISTA/LIBRO: *Proceeding of the 2017 Conference on Design of Circuits and Integrated Systems, November 2017*  
CLAVE: **A**

---

AUTORES (p.o. de firma): M. Honarparvar, **J.M. de la Rosa**, Frederic Nabki and Mohamad Sawan  
TITULO: Design Considerations of Mash Delta Sigma Modulators with GRO-Based Quantization.  
REF. REVISTA/LIBRO *Proceeding of the 2018 International Symposium on Circuits and Systems (ISCAS), Florence, May 2018.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): B. Cortés-Delgado and **J.M. de la Rosa**  
TITULO: Embedding MATLAB Optimizers in SIMSIDES for the High-Level Design of Sigma-Delta Modulators.  
REF. REVISTA/LIBRO *Proceeding of the 2018 International Symposium on Circuits and Systems (ISCAS), Florence, May 2018.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): S. Asghar, S. Afridi, A. Pillai, A. Schuler, I. O'Connell, **J.M. de la Rosa**  
TITULO: A 2MS/S, 11.22 ENOB, 3.2 Vpp-D SAR ADC with Improved DNL and Offset Calculation.  
REF. REVISTA/LIBRO *Proceeding of the 2018 International Symposium on Circuits and Systems (ISCAS), Florence, May 2018.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): G. Molina-Salgado, A. Dicaldo, D. O'Hare, I. O'Connell, **J.M. de la Rosa**  
TITULO: Behavioral Modeling of SAR ADCs in Simulink.  
REF. REVISTA/LIBRO *Proceeding of the 2018 International Symposium on Circuits and Systems (ISCAS), Florence, May 2018.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): J. Wagner, M. Ortmanns, **J.M. de la Rosa**  
TITULO: Man or Machine – Design Automation of Delta-Sigma Modulators.  
REF. REVISTA/LIBRO *Proceeding of the 2018 International Symposium on Circuits and Systems (ISCAS), Florence, May 2018.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ahmadi-Farsani, **J.M. de la Rosa**  
TITULO: Bulk-Input VCO-based Sigma-Delta Sigma-Delta ADCs with Enhanced Linearity in 28-nm FD-SOI CMOS.  
REF. REVISTA/LIBRO *Proceeding of the 2019 International Symposium on Circuits and Systems (ISCAS), Sapporo, Japan, May 2019.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): C. Mohan, L. Camuñas-Mesa, **J.M. de la Rosa**, E. Vianello, C. Reita, B. Linares-Barranco, T. Serrano-Gotarredona  
TITULO: A Current Attenuator for Efficient Memristive Crossbars Read-Out.  
REF. REVISTA/LIBRO *Proceeding of the 2019 International Symposium on Circuits and Systems (ISCAS), Sapporo, Japan, May 2019.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): J. Ahmadi-Farsani, **J.M. de la Rosa**  
TITULO: Analysis of Linearity in FD-SOI Body-Input Voltage Controlled Ring Oscillators – Application to ADCs  
REF. REVISTA/LIBRO: *Proceeding of the 2019 International Midwest Symposium on Circuits and Systems (MWSCAS), Dallas, August 2019.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): T.H. Peh, N. Muzlifah-Mahyuddin, and **J.M. de la Rosa**  
TITULO: Analysis of Parasitic Effects on Capacitor-Loaded Broadside-Coupled Split-Ring Resonator RF Filters.  
REF. REVISTA/LIBRO *Proceeding of the 2020 International Symposium on Circuits and Systems (ISCAS), Seville, Spain, May 2020.*  
CLAVE: **A**

---

AUTORES (p.o. de firma): C. Mohan, L. Camuñas-Mesa, E. Vianello, C. Reita, **J.M. de la Rosa**, T. Serrano-Gotarredona, B. Linares-Barranco  
TITULO: Experimental Body-Input Three-Stage DC Offset Calibration Scheme for Memristive Crossbar.  
REF. REVISTA/LIBRO *Proceeding of the 2020 International Symposium on Circuits and Systems (ISCAS), Seville, Spain, May 2020.*

CLAVE: **A**

---

AUTORES (p.o. de firma): Tobi Delbruck, **J.M. de la Rosa** et al.

TITULO: Confession Session: Lessons Learned the Hard Way.

REF. REVISTA/LIBRO: *Proceeding of the 2020 International Symposium on Circuits and Systems (ISCAS), Seville, Spain, May 2020.*

CLAVE: **A**

---

AUTORES (p.o. de firma): G. Jovanovic-Dolecek, **J.M. de la Rosa**

TITULO: Low Order Wideband Multiplierless Comb Compensator

REF. REVISTA/LIBRO: *Proceeding of the 2020 International Midwest Symposium on Circuits and Systems (MWSCAS), Dallas, August 2020 (aceptado).*

CLAVE: **A**

### ARTÍCULOS EN CONGRESOS NACIONALES

---

AUTORES (p.o. de firma): **J.M. de la Rosa**, F. Medeiro, B. Pérez-Verdú y A. Rodríguez-Vázquez

TITULO: Modulador  $\Sigma\Delta$  Paso de Banda Usando Técnicas de Corrientes Conmutadas

REF. REVISTA/LIBRO: *Actas del X Congreso de Diseño de Circuitos Integrados y Sistemas*, pp. 547-552, Zaragoza, Nov. 1995

CLAVE: **A**

---

AUTORES (p.o. de firma): B. Pérez-Verdú, R. del Río, **J.M. de la Rosa**, O. Guerra, F.V. Fernández, F. Medeiro y A. Rodríguez-Vázquez

TITULO: Diseño de Convertidores A/D de Alta Resolución en Tecnologías Submicrométricas

REF. REVISTA/LIBRO: *Actas del Seminario del Programa Nacional de Tecnologías de la Información y las Comunicaciones*, pp. 77-81, Almagro, Septiembre 2000.

CLAVE: **A**

**PARTICIPACIÓN EN CONTRATOS DE I+D DE ESPECIAL RELEVANCIA  
CON EMPRESAS Y/O ADMINISTRACIONES** (nacionales y/o internacionales)

---

Título del contrato/proyecto: "ADSL6-AD-CPE: Design of Up-Stream and Down-Stream Data Converter for New Generation ADSL6". Desarrollo del prototipo inicial dentro del contrato I+D "Design of a Sigma-Delta Modulator for ADSL6" entre Alcatel Microelectronics (Bélgica) y el Instituto de Microelectrónica de Sevilla (IMSE-CNM, CSIC/Universidad de Sevilla).

Tipo de contrato: Contrato industrial

Cuantía del contrato: 161000€

Empresa/Administración financiadora: Alcatel Microelectronics (AME)

Entidades participantes: Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC) y Alcatel Microelectronics (AME)

Duración, desde: 01/02/2001 hasta: 31/07/2003

Investigador responsable: Prof. Ángel Rodríguez-Vázquez

La empresa Alcatel-Microelectronics fue adquirida por ST Microelectronics. El circuito diseñado en este contrato industrial fue comercializado por la empresa ST Microelectronics como parte de un chip, cuyo número de referencia es ST20184. En 2005 – año de la puesta en marcha de su comercialización – se vendieron más de cinco millones de unidades.

## Patentes y Modelos de utilidad

---

Título: Transconductor programable capaz de proporcionar una alta eficiencia energética

Inventores (p.o. de firma): Alonso Morgado García de Polavieja, Rocío del Río Fernández, José Manuel de la Rosa Utrera

N. de solicitud: P201400697 País de prioridad: España Fecha de solicitud: 25-08-2014

Entidad titular: Universidad de Sevilla, Consejo Superior de Investigaciones Científicas

## TRANSFERENCIA TECNOLÓGICA Y RESULTADOS AL SECTOR PRODUCTIVO

---

La transferencia tecnológica del solicitante se ha desarrollado principalmente a través de los proyectos de investigación y desarrollo, así como en contratos con la industria en los que ha participado. Como resultado de los mismos, el solicitante ha tenido la oportunidad de colaborar con algunas de las empresas líderes mundiales en el sector de la Microelectrónica.

En este apartado se citan algunos de los resultados más destacables obtenidos en materia de transferencia al sector productivo. Dicha transferencia se complementa con la impartición de varios cursos internacionales de formación a la industria, destacando la participación en programa "PADTs Intel Workshop Series on IC Design", destinado a diseñadores de Intel y Freescale; los cursos de "Mixed-Signal Cluster" del programa "Europractice Training", que obtuvo la etiqueta de calidad de esta organización; y los cursos impartidos a diseñadores de la compañía Analog Devices Inc. en sus sedes de Valencia y Limerick (Irlanda).

### **Simulador de convertidores analógico-digitales sigma-delta SIMSIDES (de "SIMulink-based Sigma-Delta Simulator")**

SIMSIDES ([www.imse-cnm.csic.es/simsides](http://www.imse-cnm.csic.es/simsides)) es un simulador de comportamiento de convertidores analógico-digitales del tipo Sigma-Delta desarrollado en el entorno de MATLAB/SIMULINK, que emplea modelos de circuito implementados en lenguaje C e integrados en el entorno mediante funciones S (S-Functions). Esta estrategia permite realizar simulaciones a nivel de sistema muy eficientemente desde el punto de vista computacional y al mismo tiempo muy precisas, ya que se tienen en cuenta fenómenos noideales que suceden a nivel de circuito, dispositivo y físico, emulados a un nivel de abstracción de sistema.

SIMSIDES se ha desarrollado por un grupo de investigación coordinado por el solicitante y es propiedad intelectual del IMSE-CNM (CSIC/Universidad de Sevilla). El software ha sido transferido bajo acuerdo de confidencialidad (y en algunos casos de colaboración) a más de 800 universidades, centros de investigación y empresas del sector de la microelectrónica en todo el mundo, incluyendo entre otros: Analog Devices Inc., Arizona State University, Broadcom, Carnegie Mellon University, Cypress Semiconductor, Flextronics, Infineon, Fraunhofer Institute of Integrated Circuits, Freescale Semiconductor, Fujitsu Semiconductor, Harvard University, Hong Kong University of Science and Technology, Huawei, imec, Intel labs, KAIST University, KTH Royal Institute of Technology, McGill University, MIT, NXP Semiconductors, Motorola, Oracle America, Qualcomm, Stanford University, ST Microelectronics, Texas AM Univ., Tyndall National Institute y UC Berkeley.

La compañía ASTC-Design ha mostrado su interés por adquirir SIMSIDES para incluirla como parte de sus metodologías CAD de diseño.

---

### **Acuerdo de colaboración entre el IMSE-CNM y la empresa francesa Dolphin Integration para el uso de las herramientas CAD desarrolladas por el IMSE en el marco del proyecto ESPRIT IST-2001- 34283 (TAMES-2)**

Este acuerdo fue resultado de la intensa colaboración llevada a cabo con la empresa Dolphin Integration en materia de desarrollo de metodologías de diseño para convertidores analógico-digitales en el proyecto TAMES-2, en el cual el solicitante participó como responsable de las actividades de diseño.

---

### **Cursos de formación impartidos en empresas**

TÍTULO: "Simulation-based High-Level Synthesis of Analog and Mixed-Signal CMOS ICs"

DURACIÓN: 18 horas

EVENTO/LUGAR: PADTs-Intel Workshop Series on IC Design, CTS/CINVESTAV, Guadalajara, México

FECHA: 14-18 de junio 2010

TÍTULO: Sigma-Delta Converters: From Basics to Chip

DURACIÓN: 20 horas

EVENTO: Training Courses at Analog Devices Inc.

FECHA/LUGAR: 29 junio – 1 julio 2015 (Valencia); 24-25 agosto 2015 (Limerick, Irlanda)

## **Elaboración del material para los siguientes cursos correspondientes al programa "Mixed-Signal Cluster – Europractice Training"**

TÍTULO: "A Sigma-Delta Modulator Design Example: From Specs to Measurements"

CURSO: Course on CMOS Data Converters for Communications. Mixed-Signal Cluster-Europractice Training.

FECHA: Cursos impartidos entre 1998 y 2001.

TÍTULO: "Band-Pass Sigma-Delta Modulators: Principles, Architectures and Circuits"

CURSO: Course on CMOS Data Converters for Communications. Mixed-Signal Cluster-Europractice Training.

FECHA: Cursos impartidos entre 1998 y 2001.

TÍTULO: "A Case Study on High-Speed Sigma-Delta Converters for ADSL"

CURSO: Course on CMOS Data Converters for Communications. Mixed-Signal Cluster-Europractice Training.

FECHA: Cursos impartidos entre 1998 y 2001.

---

## **Otros méritos relacionados con la transferencia de tecnología**

- Colaboración con la empresa "Diseño y Tecnología Microelectrónica A.I.E", prestando servicios cualificados en seminarios, conferencias, cursos, coloquios y similares, en el área de microelectrónica.

- Interés mostrado por algunas empresas del sector, como Innovaciones Microelectrónicas S.L (ANAFOCUS), Analog Devices o Epson, las cuales han actuado como entes promotores observadores (EPOs) de los proyectos nacionales de los cuales el candidato ha sido investigador principal: ARAMIS (TEC2007-67247-C02-00) y FENIX-SDR (TEC2010-14285), respectivamente, así como por la relevancia de los resultados que puedan obtenerse en dichos proyectos.

- Interés industrial por la investigación del candidato. A lo largo de los años, ha habido muchos intentos de acercamiento por parte de la industria por los resultados del trabajo de investigación del candidato. Como ejemplo, la empresa Simrad AS, ubicada en Horten, Noruega, mostró en su momento su interés por utilizar convertidores analógico-digitales de tipo paso de banda como los diseñados por el candidato en el proyecto AMFIS (ESPRIT 8795) en aplicaciones de sonar, una de las líneas de negocio de esta empresa.

- Informes de seguimiento del proyecto TEC2007-67247-C02-01 y TEC2010-14285, coordinados por el candidato, que fueron valorados con la calificación de "Muy Satisfactorio".

- Elaboración de numerosos informes técnicos y deliverables. Como parte de su labor investigadora y de gestión, el candidato ha redactado numerosos informes y reportes técnicos de las actividades llevadas a cabo en los diferentes proyectos. Entre otros, cabe destacar los deliverables redactados para los proyectos MIXMODEST (ESPRIT-29261), TAMES-2 (ESPRIT-IST-2001-34283) y del contrato industrial ADSL6-AD-CPE.

- Reconocimiento del Sr. Timothy V. Kalthoff, "TI Fellow & Chief Technologist" de "High Performance Analog Semiconductor Division" de Texas Instruments, Tucson, USA, en la que valora muy positivamente la actividad investigadora del candidato y su reputación internacional en el diseño de circuitos integrados analógicos y de señal mixta CMOS.

- Contratado para Obra o Servicio Determinado en Régimen Laboral por el Consejo Superior de Investigaciones Científicas desde el 1 de enero al 31 de diciembre de 1998. El trabajo consistió en la realización de actividades enmarcadas en el proyecto AMADEUS, ESPRIT-CEE No 21812; más concretamente: "Estar a cargo de los dispositivos de cálculo que se necesitan en la simulación, diseño y verificación de los circuitos que se necesitan en este proyecto".

- Contratado para Obra o Servicio Determinado en Régimen Laboral por el Consejo Superior de Investigaciones Científicas desde el 1 de enero al 30 de septiembre de 1999. El trabajo consistió en la realización de actividades enmarcadas en el proyecto "Diseño para Convertidores A/D de Alta Resolución en Tecnologías Submicrométricas", C.I.C.Y.T. TIC 97-0580; más concretamente: "Diseño y test de circuitos integrados en tecnologías submicrométricas".

## ESTANCIAS EN CENTROS EXTRANJEROS

CLAVE: D = doctorado, P = postdoctoral, I = invitado, C = contratado, O = otras (especificar).

---

Centro: Institute Superior d'Electronique du Nord, ISEN-IEMN, CNRS

Localidad: Lille

País: Francia

Fecha: Septiembre 1997

Duración (semanas): 9

Tema: Modelado de bloques básicos de convertidores A/D sigma-delta realizados mediante la técnica de intensidades de corriente en conmutación

Clave: D

---

### ***Estancias cortas y otras actividades de movilidad***

- Estancia corta en las instalaciones de *Alcatel Microelectronics*, en Zaventem, Bélgica, desde el 28 de Septiembre hasta el 2 de Octubre de 1998.
- Estancia corta en el *Centro de investigación CINVESTAV-Unidad Guadalajara*, México, del 7 al 17 de Septiembre de 2007.
- Estancia corta en el *Centro de investigación CINVESTAV-Unidad Guadalajara*, México, del 4 al 9 de Agosto de 2008.
- Estancia en el *Centro de Tecnología de Semiconductores (CTS)*, Guadalajara, México, del 13 al 19 de Junio de 2010.
- Visita, presentación de actividades de investigación e inicio de colaboración en CEA (Commissariat à l'énergie Atomique), Saclay, Francia, del 22 al 23 de Enero de 2009.
- Ayuda de Movilidad de Personal Dedicado a la Investigación, dentro de la Convocatoria del IV Plan Propio de Investigación de la Universidad de Sevilla.
- Ayuda de Movilidad de Personal Dedicado a la Investigación, dentro de la Convocatoria del V Plan Propio de Investigación de la Universidad de Sevilla.

## Contribuciones a Congresos

---

**VÉASE PUBLICACIONES: ARTÍCULOS EN ACTAS DE CONGRESOS INTERNACIONALES Y NACIONALES**

---

**Nota:** Si necesita más casos, añádalos utilizando las funciones de copiar y pegar con el 2º caso.



## TESIS DOCTORALES DIRIGIDAS

---

TITULO: Una Contribución al Diseño de Amplificadores de Bajo Ruido Reconfigurables Implementados en Tecnologías CMOS Nanométricas para Sistemas de Telecomunicación Multi-Estándar.

DOCTORANDO: Edwin Christian Becerra Alvarez

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: Facultad de Física

FECHA: 29 de junio de 2010.

---

TITULO: Reconfigurable Sigma-Delta Modulators for Multi-Standard Wireless Communications in Nanometer CMOS Technologies

DOCTORANDO: Alonso Morgado García de Polavieja

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 8 de febrero de 2011.

---

TITULO: Una Contribución al Diseño de Moduladores Sigma-Delta en Cascada Realizados Mediante Técnicas de Circuito en Tiempo Continuo

DOCTORANDO: Ramón Tortosa Navas

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 28 de junio de 2012.

---

TITULO: Diseño de un Modulador Sigma-Delta Híbrido en Configuración Cascada con Múltiples Frecuencias de Muestreo para Aplicaciones 4G

DOCTORANDO: Luis Ilich Vladimir Guerrero Linares

UNIVERSIDAD: UNIVERSIDAD DE GUADALAJARA (MÉXICO)

FACULTAD/ESCUELA: CINVESTAV-UPN (MÉXICO)

FECHA: 2 de agosto de 2012.

---

**Nota:** Si necesita más casos, añádalos utilizando las funciones de copiar y pegar con el 2º caso.

TITULO: Sistema Electrónico de Lectura para el Trazado Espacial de Haces de Partículas de Futuros Aceleradores

DOCTORANDO: Alejandro Garzón Camacho

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: FACULTAD DE FÍSICA

FECHA: 4 de diciembre de 2014

---

TITULO: Widely Tunable Band-Pass Sigma-Delta ADCs

DOCTORANDO: Gerardo Molina-Salgado

UNIVERSIDAD: INAOE (MÉXICO)

FECHA: 3 de julio de 2015

---

TITULO: Receptor para Sistemas de Comunicaciones con Bajo Consumo de Potencia: Amplificadores de Bajo Ruido y Modulador Sigma-Delta

DOCTORANDO: Luis Alberto García Lugo

UNIVERSIDAD: UNIVERSIDAD DE GUADALAJARA (MÉXICO)

FECHA: 24 de julio de 2018

---

TITULO: Moduladores Sigma-Delta Híbridos CT/DT en Cascada del Tipo Downsampling Multirate

DOCTORANDO: Gerardo García Sánchez

UNIVERSIDAD: CINVESTAV-UPN (MÉXICO)

FECHA: 17 de diciembre de 2018

---

## PROYECTOS FIN DE CARRERA Y TRABAJOS FIN DE GRADO DIRIGIDOS

---

TITULO: SDTOOLBOX: Una herramienta para la Simulación de Moduladores  $\Sigma\Delta$  en el Entorno de MATLAB/SIMULINK

PROYECTANDO: Javier Moreno Reina

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 26 de junio de 2002.

---

TITULO: Entorno de Simulación y Optimización de Moduladores Sigma-Delta de Tiempo Discreto y Tiempo Continuo basado en el Uso Combinado de MATLAB/SIMULINK y FRIDGE

PROYECTANDO: Jesús Ruiz Amaya

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 8 de mayo de 2003.

---

TITULO: Diseño de un modulador sigma-delta para sistemas de comunicación multiestándar GSM/Bluetooth/UMTS/WLAN en una tecnología CMOS de 130nm

PROYECTANDO: Alonso Morgado García de Polavieja

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 7 de octubre de 2005.

---

TITULO: Revisión de Redes Inalámbricas de Sensores y su Aplicación a la Telemonitorización de Señales Biomédicas

PROYECTANDO: Esther Bravo Barquero

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 11 de septiembre de 2006

---

TITULO: Diseño de Bloques Básicos para un Modulador  $\Sigma\Delta$  en Cascada de Tiempo Continuo y Alta Velocidad

PROYECTANDO: Antonio Aceituno Marchena

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 20 de septiembre de 2007.

TITULO: SEDA – Investigación, Diseño y Desarrollo de un Preamplificador de Señal Mixta para el Detector de Partículas “MINI-SECONDARY ELECTRON DETECTOR (MINI-SED)”.

PROYECTANDO: Alejandro Garzón Camacho

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 3 de diciembre de 2010.

---

TITULO: Revisión de Estructuras y Dispositivos basados en Nanotubos de Carbono con Aplicación en Nanoelectrónica

PROYECTANDO: Rocío Moriche Tirado

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: FACULTAD DE FÍSICA

FECHA: 23 de septiembre de 2011.

---

TITULO: Técnicas y Herramientas de Simulación para el Estudio de Nanotubos de Carbono y su Aplicación en Nanoelectrónica

PROYECTANDO: Enrique Espejo

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: FACULTAD DE FÍSICA

FECHA: 9 de julio de 2012.

---

TITULO: Automatización del Proceso de Testado de un Modulador Sigma-Delta en Cascada de Tiempo Continuo

PROYECTANDO: Diana García Osuna

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: ESCUELA SUPERIOR DE INGENIEROS

FECHA: 7 de octubre de 2013

---

TITULO: Revisión de Transistores Basados en Nanotubos de Carbono y Grafeno y Análisis de los Modelos Existentes para Simulación Eléctrica

PROYECTANDO: Manuel Porcel de Soto

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: FACULTAD DE FÍSICA

FECHA: 16 de septiembre de 2014

TITULO: Review of Electrical Models for the Simulation of Carbon-based Circuits and Systems

PROYECTANDO: Pierre Auguste

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: FACULTAD DE FÍSICA

FECHA: 16 de julio de 2015

---

TITULO: Diseño y Optimización de Sistemas Electrónicos en el Entorno de MATLAB/SIMULINK

PROYECTANDO: Pablo Aguilar Rodríguez Navas

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: FACULTAD DE FÍSICA

FECHA: 21 de septiembre de 2017

---

### **TUTORIZACIÓN DE PRÁCTICAS EN EMPRESA**

---

TRABAJO A REALIZAR: Implantar Sistemas Antivirus en Sistemas Industriales. Trabajos de Reparación de Electrónica Industrial

PROYECTANDO: Santiago José Tierno Jurado

INSTITUCIÓN/EMPRESA: RENAULT ESPAÑA S.A.

CURSO: 2011/2012

---

TRABAJO A REALIZAR Aprendizaje del flujo de diseño analógico y digital en tecnologías CMOS nanométricas.

PROYECTANDO: Laura Trinidad Ramírez Jaldón

INSTITUCIÓN/EMPRESA: TELEDYNE ANAFOCUS

CURSO: 2017/2018

---

## TRABAJOS FIN DE MÁSTER DIRIGIDOS

---

TITULO: Moduladores Sigma-Delta Híbridos CT/DT en Cascada de Tipo "Downsampling Multirate"

PROYECTANDO: José Gerardo García Sánchez

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: Facultad de Física

FECHA: Julio 2010.

---

TITULO: Diseño de un Receptor de Línea de Señal Mixta para Detectores de Trazado de Haces de Partículas

PROYECTANDO: Alejandro Garzón Camacho

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: Facultad de Física

FECHA: Diciembre 2012.

---

TITULO: Diseño de un ADC Wilkinson para Detectores de Imagen basado en SiPM

PROYECTANDO: Gerard Fernández

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: Facultad de Física

FECHA: Septiembre 2015.

---

## DIPLOMAS DE ESTUDIOS AVANZADOS (DEA) DIRIGIDOS

---

TITULO: "Continuous-Time Cascade Sigma-Delta Modulators"

DOCTORANDO: Ramón Tortosa Navas

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: Facultad de Física

FECHA: 21 de septiembre de 2005

---

TITULO: Toolbox para la simulación y síntesis de convertidores pipeline

DOCTORANDO: Jesús Ruiz Amaya

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: Facultad de Física

FECHA: 21 de septiembre de 2005.

---

TITULO: Reconfigurable Sigma-Delta Modulators for Multi-Standard Wireless Transceivers

DOCTORANDO: Alonso Morgado García de Polavieja

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: Facultad de Física

FECHA: 29 de octubre de 2007.

---

TITULO: Diseño de amplificadores de bajo ruido adaptativos implementados en tecnologías CMOS nanométricas para sistemas de telecomunicaciones multi-estándar

DOCTORANDO: Edwin Christian Becerra Alvarez

UNIVERSIDAD: UNIVERSIDAD DE SEVILLA

FACULTAD/ESCUELA: Facultad de Física

FECHA: 9 de Diciembre de 2009.

## CURSOS Y SEMINARIOS INTERNACIONALES IMPARTIDOS

---

TITULO: Switched-Current Bandpass Sigma-Delta Modulators for Digital Radio Receivers

DURACIÓN: 2 horas

EVENTO/LUGAR: Institute Superiur d'Electronique du Nord, ISEN-IEMN, CNRS. Lille, Francia

FECHA: 25 de septiembre de 1997.

---

TITULO: First RaMSiS Intensive Course on "Sigma-Delta Converters - From Basics to State of the Art"

DURACIÓN: 20 horas

EVENTO/LUGAR: Royal Institute of Technology (KTH), Estocolmo, Suecia

FECHA: 23-27 de abril, 2007.

---

TITULO: CMOS Sigma-Delta Data Converters

DURACIÓN: 20 horas

EVENTO/LUGAR: CINVESTAV-Unidad Guadalajara, Guadalajara, México

FECHA: 10 al 14 de septiembre de 2007.

---

TITULO: Simulation-based High-Level Synthesis of Analog and Mixed-Signal CMOS ICs

DURACIÓN: 18 horas

EVENTO/LUGAR: PADTS-Intel Workshop Series on IC Design, CTS/CINVESTAV, Guadalajara, México

FECHA: 14-18 de junio 2010.

---

TITULO: Nanometer CMOS Wireless Transceivers – Application to the Next Generation of Software-Defined-Radio Mobile  
Terminals

DURACIÓN: 8 horas

EVENTO/LUGAR: Advanced Course on RF CMOS ICs. Escuela Argentina-Uruguay de Micro-Nanoelectrónica, Tecnología  
y Aplicaciones. Montevideo, Uruguay

FECHA: 5-6 octubre 2010.

---

TITULO: Overview of Sigma-Delta Modulators: Fundamentals, State-of-the-Art Survey and Practical Design Guide

DURACIÓN: 7 horas

EVENTO/LUGAR: Advanced Topics in Microelectronic Engineering, Tyndall National Institute, Cork Ireland (co-sponsored by  
the IEEE Solid-State Circuits Society, UK&RI Chapter).

FECHA: 17 april 2013.

---

TITULO: Sigma-Delta Converters: From Basics to Chip

DURACIÓN: 20 horas

EVENTO/LUGAR/FECHA: Training Courses at Analog Devices Inc., Valencia, Spain, June 2015, and Limerick, Ireland,  
August 2015.

---

TITULO: Sigma-Delta Converters: Fundamentals, State of the Art and Applications

DURACIÓN: 4 horas

EVENTO/LUGAR/FECHA: IEEE STAR-CAS Workshop: Selected Topics on Advanced Research on Circuits and Systems,  
University of Pavia, Pavia, Italy.

FECHA: 30 de septiembre de 2015.

---

TITULO: Next-Generation Sigma-Delta Converters: Trends and Challenges in a Digital-Driven World

DURACIÓN: 2 horas

EVENTO/LUGARES/FECHAS: IEEE Distinguished Lecture: Natal, Brazil (September 26), Montreal, Canada (October 12),  
Hong Kong (October 23), 2017; Dublin & Cork, Irland (February 26-27), 2018; Lima, Peru  
(August 10); Curitiba & Porto Alegre, Brazil (October 16-18).



## CURSOS Y SEMINARIOS NACIONALES IMPARTIDOS

---

TITULO: Moduladores Sigma-Delta: Arquitecturas, Circuitos y Estado del Arte  
DURACIÓN: 8 horas  
EVENTO/LUGAR: Programa de Doctorado en Comunicaciones. Universidad Pública de Navarra  
FECHA: 25 y 26 de abril de 2005.

---

TITULO: Sigma-Delta Converters: Systematic Design from Systems to Chip & Applications to Software Defined Radio  
DURACIÓN: 5 horas  
EVENTO/LUGAR: Programa de Máster de Telecomunicaciones. Universidad de Zaragoza  
FECHA: 4 de febrero de 2015

---

TITULO: Intensive Course on Sigma-Delta Converters  
DURACIÓN: 5 horas  
EVENTO/LUGAR: Programa de Máster de Telecomunicaciones. Universidad de Zaragoza  
FECHA: 8 de enero de 2016

---

TITULO: Intensive Course on Sigma-Delta Converters  
DURACIÓN: 5 horas  
EVENTO/LUGAR: Programa de Máster de Telecomunicaciones. Universidad de Zaragoza  
FECHA: 13 de enero de 2017

## TUTORIALES INTERNACIONALES IMPARTIDOS

---

TITULO: Frontiers of Sigma-Delta Data Converters

DURACIÓN: 3 horas

EVENTO/LUGAR: 2005 European Conference on Circuit Theory and Design (ECCTD). Cork, Irlanda

FECHA: 2 de septiembre 2005.

---

TITULO: Adaptive CMOS Circuits for 4G Wireless Networks

DURACIÓN: 3 horas

EVENTO/LUGAR: 2007 European Conference on Circuit Theory and Design (ECCTD). Sevilla, España

FECHA: 30 de agosto 2007.

---

TITULO: Systematic Design of  $\Sigma\Delta$  Converters in Nano-scale CMOS – A practical Design Guide

DURACIÓN: 3 horas

EVENTO/LUGAR: 2010 IEEE International Symposium on Circuits and Systems (ISCAS). París, Francia

FECHA: 30 de mayo de 2010.

---

TITULO: Trends and Challenges in the Design of Sigma-Delta Modulators: State-of-the-Art Survey and Application to Software-Defined Radio

DURACIÓN: 3 horas

EVENTO/LUGAR: 2010 IEEE International Conference on Microelectronics (ICM). El Cairo, Egipto

FECHA: 19 de diciembre de 2010.

---

TITULO: Efficient Behavioral Modeling and Simulation Techniques for the Systematic Design of Analog Integrated Circuits and Systems: Application to Wireless Receivers and Sigma-Delta Converters

DURACIÓN: 3 horas

EVENTO/LUGAR: 2013 IEEE International Midwest Symposium on Circuits and Systems (MWSCAS), Columbus, Ohio, USA

FECHA: 4 de agosto de 2013

---

TITULO: Design Guide of High-Performance Sigma-Delta Data Converters: From Specifications to Chip Implementation and Measurements

DURACIÓN: 3 horas

EVENTO/LUGAR: 2014 IEEE International Midwest Symposium on Circuits and Systems (MWSCAS), College Station, Texas, USA

FECHA: 3 de agosto de 2014

---

TITULO: Comb-based Decimation Filters for Sigma-Delta A/D Converters: Algorithms and Implementation

DURACIÓN: 3 horas

EVENTO/LUGAR: 2015 IEEE Latin American Symposium on Circuits and Systems (LASCAS), Montevideo,

FECHA: 24 de febrero 2015

---

TITULO: Designing High-Performance  $\Sigma\Delta$  Converters – All You Need to Know and Nobody Told You

DURACIÓN: 4 horas

EVENTO/LUGAR: 2016 IEEE International Symposium on Circuits and Systems (ISCAS). París, Francia

FECHA: 22 de mayo de 2016.

---

TITULO: Designing Sigma-Delta Converters: From Theory Foundations to Chip Implementation

DURACIÓN: 3 horas

EVENTO/LUGAR: IEEE Distinguished Lecture/Tutorial: Lima, Peru

FECHA: 23 de agosto de 2018

---

## CONFERENCIAS Y SESIONES PLENARIAS IMPARTIDAS

---

TITULO: Microelectrónica: el motor de la sociedad de la información

EVENTO/LUGAR: Semana de la Ciencia y la Tecnología. Escuela Superior de Ingenieros. Universidad de Cádiz

FECHA: 10 de noviembre de 2004.

---

TITULO: La revolución de la microelectrónica y las comunicaciones: hacia el comunicador universal

EVENTO/LUGAR: Coloquios en la Facultad de Física. Universidad de Sevilla

FECHA: 15 de diciembre de 2004.

---

TITULO Chips reconfigurables: hacia la cuarta generación de teléfonos móviles

EVENTO/LUGAR: Coloquios en la Facultad de Física. Universidad de Sevilla

FECHA: 4 de diciembre de 2007.

---

TITULO: High-Performance Analog and Mixed-Signal Integrated Circuits: Our Experience at IMSE

EVENTO/LUGAR: Workshop on Electronics for Novel Nuclear Physics Detectors. Centro Nacional de Aceleradores. Sevilla.

FECHA: 8 de octubre de 2008.

---

TITULO: Flexible Nanometer CMOS Analog/RF ICs for Software Defined Radio

EVENTO/LUGAR: Sesión plenaria en la Escuela Argentina-Uruguaya de Micro-Nanoelectrónica, Tecnología y Aplicaciones. Montevideo, Uruguay

FECHA: 5 de octubre de 2010.

---

TITULO: Efficient Analog CMOS Circuits for the Next Generation Software-Defined-Radio Mobile Systems: Trends, Challenges and Solutions

EVENTO/LUGAR: Sesión plenaria en "2nd International Symposium on Innovation and Technology". Lima, Peru

FECHA: 29 de noviembre de 2011.

---

TITULO: High-Performance CMOS Sigma-Delta Modulators – Our Experience at IMSE

EVENTO/LUGAR: University of Ulm, Ulm, Alemania.

FECHA: 18 de marzo de 2013.

---

TITULO: Sigma-Delta converters: Fundamentals, State of the Art and Applications

EVENTO/LUGAR: IEEE STAR-CAS Workshop: Selected Topics on Advanced Research on Circuits and Systems, University of Pavia, Pavia, Italy

FECHA: 30 de septiembre de 2015.

---

TITULO: Sigma-Delta ADCs for IoT – Basics and Innovations

EVENTO/LUGAR: 2<sup>nd</sup> Seasonal School in Circuits and Systems for the Industrial Internet of Things. Faculdade de Ciências e Tecnologia, Universidade Nova de Lisboa

FECHA: 29-30 November 2018.

---

TITULO: Efficient Digitizers for a Digital-Driven World

EVENTO/LUGAR: Keynote Lecture at the XXXIV Conference on Design of Circuits and Integrated Systems (DCIS), Bilbao, Spain.

FECHA: 20 de noviembre de 2019.

---

TITULO: Efficient ADCs in the Era of Digital Transformation

EVENTO/LUGAR: Invited Talk in ShanghaiTech, Shanghai, China.

FECHA: 9 de diciembre de 2019.

---

## PROYECTOS DE INNOVACIÓN DOCENTE

---

TITULO DEL PROYECTO: Experiencia Piloto de Implantación de Créditos Europeos  
ENTIDAD FINANCIADORA: Universidad de Sevilla  
DURACIÓN DESDE: Octubre 2007 HASTA: Septiembre 2008  
INVESTIGADOR PRINCIPAL: Prof. José Luis Martínez Ramos

---

TITULO DEL PROYECTO: Elaboración de Materiales en Red. Asignatura de Circuitos Microelectrónicos Avanzados  
ENTIDAD FINANCIADORA: Plan de Renovación de Metodologías Docentes. Universidad de Sevilla  
DURACIÓN DESDE: Octubre 2007 HASTA: Septiembre 2008  
INVESTIGADOR PRINCIPAL: Prof. José Manuel de la Rosa Utrera

---

TITULO DEL PROYECTO: Elaboración de Materiales en Red. Asignatura de Electrónica de Comunicaciones  
ENTIDAD FINANCIADORA: Plan de Renovación de Metodologías Docentes. Universidad de Sevilla  
DURACIÓN DESDE: Octubre 2007 HASTA: Septiembre 2008  
INVESTIGADOR PRINCIPAL: Prof. José Manuel de la Rosa Utrera

---

TITULO DEL PROYECTO: LABCMA2010: Aprendizaje basado en un caso práctico consistente en el diseño y fabricación de un chip por los alumnos de la asignatura Lab. de Circuitos Microelectrónicos Avanzados  
ENTIDAD FINANCIADORA: Plan de Innovación y Mejora Docente. Convocatoria 2009-10. Universidad de Sevilla  
DURACIÓN DESDE: Octubre 2009 HASTA: Septiembre 2010  
INVESTIGADOR PRINCIPAL: Prof. José Manuel de la Rosa Utrera

---

TITULO DEL PROYECTO: NanoHUBME: Uso de la plataforma "on-line" nanoHUB para la enseñanza y el aprendizaje de nuevos materiales empleados en Nanoelectrónica  
ENTIDAD FINANCIADORA: Plan de Innovación y Mejora Docente. Convocatoria 2010-11. Universidad de Sevilla  
DURACIÓN DESDE: Octubre 2010 HASTA: Septiembre 2011  
INVESTIGADOR PRINCIPAL: Prof. José Manuel de la Rosa Utrera

---

TITULO DEL PROYECTO: ELECOM: Uso del modelado y simulación de comportamiento en MATLAB/SIMULINK como método para la enseñanza y el aprendizaje basado en casos prácticos de circuitos y sistemas integrados micro/nanométricos con aplicación en telecomunicaciones  
ENTIDAD FINANCIADORA: Plan de Innovación y Mejora Docente. Convocatoria 2011-12. Universidad de Sevilla  
DURACIÓN DESDE: Octubre 2011 HASTA: Septiembre 2012  
INVESTIGADOR PRINCIPAL: Prof. José Manuel de la Rosa Utrera

---

## ACTIVIDADES DE DIVULGACIÓN CIENTÍFICA

---

Conjuntamente a sus actividades académicas y de transferencia a la industria, el solicitante ha procurado siempre dar la mayor difusión posible a los resultados derivados de las líneas de investigación en las que ha trabajado, potenciando el uso de páginas web para difundir los resultados, así como la participación en actividades de divulgación como la Semana de la Ciencia, ferias de la ciencia, blogs divulgativos, etc. El objetivo fundamental de estas actividades es fomentar el interés de la sociedad por la ciencia y la tecnología a través de los trabajos de investigación llevados a cabo en el ámbito de la micro/nanoelectrónica por un equipo multidisciplinar formado por profesores del área de Electrónica de la Universidad de Sevilla y por científicos del Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC/Universidad de Sevilla). Aunque estas actividades están dirigidas a un público general, los destinatarios principales son alumnos de diferentes etapas formativas, incluyendo desde primaria, secundaria y bachillerato hasta estudiantes de universidad. A modo de ejemplo, se incluyen a continuación enlaces web a algunas de estas actividades.

### Participación en blogs de divulgación de ciencia

- Móviles 5G y la radio definida por software. Blog "La Cuadratura del Círculo, eldiario.es"  
[http://www.eldiario.es/andalucia/lacuadraturadelcirculo/Moviles-radio-definida-software\\_6\\_475312467.html](http://www.eldiario.es/andalucia/lacuadraturadelcirculo/Moviles-radio-definida-software_6_475312467.html)
- ¿Por qué resintonizamos la tele? Para dejar sitio al 4G. Blog "La Cuadratura del Círculo, eldiario.es"  
[http://www.eldiario.es/andalucia/lacuadraturadelcirculo/resintonizamos-tele-dejar-sitio\\_6\\_323777630.html](http://www.eldiario.es/andalucia/lacuadraturadelcirculo/resintonizamos-tele-dejar-sitio_6_323777630.html)
- Actividades para acercar la nanotecnología y los robots a la escuela  
<http://canalciencia.us.es/actividades-para-acercar-la-nanotecnologia-y-los-robots-a-la-escuela/>

### Noticias en medios de comunicación

- Diario de Sevilla: "La Hispalense y el CSIC diseñan móviles más flexibles y eficientes"  
[http://www.imse-cnm.csic.es/docs/media/fenixsdr\\_diariosevilla.pdf](http://www.imse-cnm.csic.es/docs/media/fenixsdr_diariosevilla.pdf)
- Diario de Sevilla: "Educación tecnológica para los jóvenes Sevillanos"  
[http://www.imse-cnm.csic.es/docs/media/mundochips\\_diariosevilla.pdf](http://www.imse-cnm.csic.es/docs/media/mundochips_diariosevilla.pdf)
- Diario de Sevilla: "El diseño de microchips de la Hispalense, número uno en ventas"  
[http://www.imse-cnm.csic.es/docs/media/cmos\\_diariosevilla.pdf](http://www.imse-cnm.csic.es/docs/media/cmos_diariosevilla.pdf)
- Sevilla TV: "Chips más eficientes"  
<https://www.youtube.com/watch?v=KJmltEbTh3o>
- Entrevista en Canal Sur Radio  
[http://www.imse-cnm.csic.es/es/otp\\_imse-2.php](http://www.imse-cnm.csic.es/es/otp_imse-2.php)

### Páginas web de proyectos de investigación

- Proyecto ARAMIS (TEC2007-67247-C02-00/MIC): <http://www2.imse-cnm.csic.es/aramis>
- Proyecto FENIX (TEC2010-14825): <http://www2.imse-cnm.csic.es/~fenix-sdr/FenixSDR/Home.html>

### Participación en Feria de la Ciencia, talleres de divulgación, etc.

- Proyecto expositivo educativo: "El Mundo de los Chips: Ciencia e Ingenio a la Nanoescala"  
[http://www.imse-cnm.csic.es/es/otp\\_imse-2.php](http://www.imse-cnm.csic.es/es/otp_imse-2.php)
- Un Microuniverso electrónico en la palma de tu mano: la evolución de la microelectrónica a través del teléfono móvil. Exposición en la Feria de la Ciencia de Sevilla, 2014.
- El mundo de los chips: Ciencia e Ingenio en el Instituto de Microelectrónica de Sevilla. Exposición en la Feria de la Ciencia de Sevilla, 2016.
- Proyecto Expositivo-Educativo: "Sistemas ciberfísicos para una Internet de las Cosas (IoT) basada en chips inteligentes y seguros". Exposición presentada en la Feria de la Ciencia de Sevilla, 2018.

## PUBLICACIONES DOCENTES

---

AUTORES: José Manuel de la Rosa Utrera  
TITULO: Asignaturas en la Red. Electrónica de Comunicaciones  
REF. REVISTA/LIBRO: Secretaría de Recursos Audiovisuales y Nuevas Tecnologías Universidad de Sevilla, 2008.  
ISBN: 978-84-691-1636-4  
CLAVE: L

---

AUTORES: José Manuel de la Rosa Utrera  
TITULO: Asignaturas en la Red. Laboratorio de Circuitos Microelectrónicos Avanzados  
REF. REVISTA/LIBRO: Secretaría de Recursos Audiovisuales y Nuevas Tecnologías Universidad de Sevilla, 2008.  
ISBN: 978-84-691-0818-5  
CLAVE: L

---

AUTORES: José Manuel de la Rosa Utrera  
TITULO: Aplicación de nuevas metodologías docentes a la enseñanza y al aprendizaje de las asignaturas "Electrónica de Comunicaciones" y "Laboratorio de Circuitos Microelectrónicos Avanzados"  
REF. REVISTA/LIBRO: Capítulo del libro "Innovando en la Docencia en Ingeniería". ICE-Universidad de Sevilla, 2011.  
ISBN: 978-84-86849-75-7  
CLAVE: CL

---

AUTORES (p.o. de firma): José Manuel de la Rosa Utrera  
TITULO: Uso de nanoHUB.org para la Enseñanza de Dispositivos Nanoelectrónicos  
REF. REVISTA/LIBRO: Proc. of the 2nd Int. Symposium on Innovation and Technology, pp. 34-37, Lima, Peru, November 2011.  
CLAVE: A

---

AUTORES (p.o. de firma): José Manuel de la Rosa Utrera  
TITULO: A Teamwork-based Education Strategy for Teaching Lab of Analog Integrated Circuit Design  
REF. REVISTA/LIBRO: Proc. of the 2012 IEEE Engineering Education Conference (EDUCON), pp. 111-114, Marrakesh, Morocco, April 2012.  
CLAVE: A

---

AUTORES (p.o. de firma): José Manuel de la Rosa Utrera  
TITULO: Using Behavioral Modeling and Simulation for Learning Communication Circuits and Systems  
REF. REVISTA/LIBRO: Proc. of the 2012 IEEE Engineering Education Conference (EDUCON), pp. 46-49, Marrakesh, Morocco, April 2012.  
CLAVE: A

---

AUTORES (p.o. de firma): José Manuel de la Rosa Utrera  
TITULO: Using nanoHUB.org for Teaching and Learning Nanoelectronic Devices in Material Engineering - A Simulation-based Educational Approach to the Study of Carbon Nanotubes  
REF. REVISTA/LIBRO: Proc. of the 2012 IEEE Engineering Education Conference (EDUCON), pp. 30-35, Marrakesh, Morocco, April 2012.  
CLAVE: A

---



## PARTICIPACIÓN EN COMITÉS Y REPRESENTACIONES INTERNACIONALES

---

Título del Comité: Analog Signal Processing Technical Committee

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE) , Circuits and System Society (CAS)

Tema: Analog Signal Processing

Fecha: Desde mayo de 2008 hasta la fecha.

---

Título del Comité: Analogue and Mixed A/D Systems

Entidad de la que depende: Design Automation and Test in Europe (DATE)

Tema: Design of analog and mixed-signal circuits and systems

Fecha: 2006 y 2009

---

Título del Comité: Technical Program Committee of the IEEE Int. Conference on Electronics Circuits and Systems (ICECS)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE) , Circuits and System Society (CAS)

Tema: Data Converters and Mixed-Signal Circuits

Fecha: 2009, 2010, 2012, 2015

---

Título del Comité: Review Committee Member of the IEEE Int. Symposium on Circuits and Systems (ISCAS)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE) , Circuits and System Society (CAS)

Tema: Analog Signal Processing

Fecha: Desde mayo de 2008 hasta la fecha.

---

Título del Comité: Technical Program Committee of the IEEE LASCAS

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE) , Circuits and System Society (CAS)

Tema: Analog and Mixed-Signal Circuits

Fecha: 2011, 2014, 2015, 2016

---

Título del Comité: Program Committee of the 2nd Doctoral Conference on Computing, Electrical and Industrial Systems (DoCEIS)

Entidad de la que depende: PhD Program on Electrical and Computer Engineering FCT-UNL, Portugal. Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 2011, 2012, 2013, 2014, 2015, 2016.

---

Título del Comité: Technical Program Committee of the 19th IEEE Very Large Scale Integration & System-on-Chip (VLSI-SoC)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 2011, 2012, 2013, 2015.

---

Título del Comité: Presidente del comité científico y técnico “Analog and Mixed-Signal IC Design” del congreso “IEEE Very Large Scale Integration & System-on-Chip (VLSI-SoC)”

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 2011, 2012, 2013.

---

Título del Comité: “Technical Program Committee” del congreso “2nd International Symp. on Innovation and Technology”

Entidad de la que depende: IIITEC (International Institute of Innovation and Technology).

Fecha: 2011.

---

Título del Comité: Presidente del Comité del Programa Técnico (TPC Chair), del congreso IEEE Midwest Symposium on Circuits and Systems (MWSCAS)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 2012

---

Título del Comité: : Presidente del Comité del Programa Técnico (TPC Chair), del congreso IEEE International Conference on Electronics, Circuits and Systems (ICECS)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 2012

---

Título del Comité: : Organizador de Tutoriales en el congreso IEEE Int. Symp. on Circuits and Systems (ISCAS)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: mayo 2015, Lisboa, Portugal

---

Título del Comité: “Track Chair” del “Track Analog and Mixed Signals Circuits” del congreso “IEEE International Conference on Electronics, Circuits and Systems (ICECS)”

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 2013, 2015

---

Título del Comité: Secretario de “IEEE Circuits and Systems Society: Spain Chapter” (Capítulo español de la Sociedad “Circuits and Systems” de IEEE)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 2013-2014

---

Título del Comité: Presidente del Comité del Programa Técnico (TPC Chair), del congreso 5th IEEE Latin American Symposium on Circuits and Systems (LASCAS)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: febrero de 2015, Montevideo, Uruguay

Título del Comité: Steering Committee of the IEEE Midwest Symposium on Circuits and Systems (MWSCAS)

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: desde agosto de 2012 hasta la fecha.

---

Título del Comité: "Track Chair" del "Track Analog and Mixed Signals Circuits" del congreso "IEEE International Symposium on Circuits and Systems (ISCAS)"

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 27-30 de mayo de 2018

---

Título del Comité: Presidente del Comité del Programa Técnico (TPC Chair), del congreso "IEEE ISICAS: A CAS Journal Track Symposium"

Entidad de la que depende: Institute of Electrical and Electronics Engineers (IEEE).

Fecha: 2-3 de septiembre de 2018

---

## EXPERIENCIA EN ORGANIZACIÓN DE ACTIVIDADES DE I+D

Organización de congresos, seminarios, jornadas, etc., científicos-tecnológicos

---

Título: VLSI Circuits and Systems – Microelectronics for the New Millenium

Tipo de actividad: Vicepresidente del congreso

Ámbito: Congreso Internacional

Fecha: Mayo 2005

---

Título: Embedded Data Converters

Tipo de actividad: Organizador de Sesión Especial

Ámbito: Congreso Internacional IEEE ISCAS 2005

Fecha: Mayo 2005

---

Título: SC Circuits

Tipo de actividad: Moderador de sesión

Ámbito: Congreso Internacional DCIS 2003

Fecha: Noviembre 2003

---

Título: Analog CMOS Design

Tipo de actividad: Moderador de sesión

Ámbito: Congreso Internacional DCIS 2004

Fecha: Noviembre 2004

---

Título: Sigma-Delta Modulators

Tipo de actividad: Moderador de sesión

Ámbito: Congreso Internacional SPIE 2005

Fecha: Mayo 2005

---

Título: Analog and Mixed-Signal Design

Tipo de actividad: Moderador de sesión

Ámbito: Congreso Internacional DCIS 2005

Fecha: Noviembre 2005

---

Título: RF Circuits and Subsystems I

Tipo de actividad: Moderador de sesión

Ámbito: Congreso Internacional DCIS 2007

Fecha: Noviembre 2007

---

Título: Jornadas de Seguimiento de Proyectos TEC

Tipo de actividad: Co-organización local en Sevilla

Ámbito: Congreso Internacional DCIS 2007

Fecha: Noviembre 2007

---

Título: Comité organizador del Congreso Internacional DCIS 2007

Tipo de actividad: "Fringe Meetings"

Ámbito: Congreso Internacional DCIS 2007

Fecha: Noviembre 2007

---

Título: RF IC Design I

Tipo de actividad: Moderador de sesión

Ámbito: Congreso Internacional DCIS 2009

Fecha: Noviembre 2009

---

Título: ADC Building Blocks Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional ECCTD 2007
Fecha: Agosto 2007	
Título: Continuous-Time Sigma-Delta Converters Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE ISCAS 2009
Fecha: Mayo 2009	
Título: Oversampled Data Converters Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE ICECS 2009
Fecha: Diciembre 2009	
Título: High-Performance Data Converters Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE ISCAS 2010
Fecha: Mayo 2010	
Título: Amplifiers and Filters Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE MWSCAS 2010
Fecha: August 2010	
Título: Sigma Delta ADC Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE ISCAS 2011
Fecha: Mayo 2011	
Título: Sigma Delta Circuits Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE ISCAS 2012
Fecha: Mayo 2012	
Título: Sesión 1D- Congreso IEEE EDUCON 2012 Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE EDUCON 2012
Fecha: April 2012	
Título: Sesión 6C- Congreso IEEE EDUCON 2012 Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE EDUCON 2012
Fecha: April 2012	
Título: Delta-Sigma Modulators I/II Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE ISCAS 2013
Fecha: Mayo 2013	
Título: Sigma-Delta Converters I/II Tipo de actividad: Moderador de sesión	Ámbito: Congreso Internacional IEEE ISCAS 2013
Fecha: Mayo 2013	

Título: Efficient Comb-Based Decimation Filters for High-Performance Sigma-Delta Converters  
Tipo de actividad: Organizador Sesión Especial                      Ámbito: Congreso Internacional IEEE ISCAS 2014

Fecha: Junio 2014

---

Título: Carbon-Based Circuits and Systems  
Tipo de actividad: Organizador Sesión Especial                      Ámbito: Congreso Internacional IEEE ISCAS 2015

Fecha: Mayo 2015

---

Título: Workshop on Micro/Nanoelectronic Circuits and Systems  
Tipo de actividad: Organizador Workshop                              Ámbito: Congreso Internacional IEEE EUROCON 2015

Fecha: Septiembre 2015

---

Título: Sigma-Delta Modulators I  
Tipo de actividad: Moderador de sesión                              Ámbito: Congreso Internacional IEEE ISCAS 2016

Fecha: Mayo 2016

---

Título: Data Converters II  
Tipo de actividad: Moderador de sesión                              Ámbito: Congreso Internacional IEEE ISCAS 2018

Fecha: Mayo 2018

---

Título: Data Converters II  
Tipo de actividad: Moderador de sesión                              Ámbito: Congreso Internacional IEEE ISCAS 2018

Fecha: Mayo 2018

---

Título: Data Converters Techniques  
Tipo de actividad: Moderador de sesión                              Ámbito: Congreso Internacional IEEE ISCAS 2018

Fecha: Mayo 2018

---

Título: Sigma-Delta ADCs I  
Tipo de actividad: Moderador de sesión                              Ámbito: Congreso Internacional IEEE ISCAS 2018

Fecha: Mayo 2018

---

Título: Emerging Delta-Sigma Converters: Innovative Architectures & EDA Methodologies  
Tipo de actividad: Moderador de sesión                              Ámbito: Congreso Internacional IEEE ISCAS 2018

Fecha: Mayo 2018

---

## EXPERIENCIA DE GESTIÓN DE I+D

Gestión de programas, planes y acciones de I+D

---

Título: TAMES-2: Testability of Analogue Macrocells Embedded in System-on-Chip. Ref. ESPRIT- IST-2001-34283

Tipo de actividad: Responsable de las actividades de diseño

Fecha: 2002-2004

---

Título: WW.CON.COM: Entrefases Analógico-Digitales Reconfigurables para la Convergencia de Sistemas de Comunicaciones Inalámbricos y Alámbricos. Ref. TEC2004-01752

Tipo de actividad: Responsable de las actividades de modelado y simulación de bloques y arquitecturas

Fecha: 2004-2007

---

Título: SPIRIT: Secured Platform for Intelligent and Reconfigurable voice and data Terminals. Ref. MEDEA+ (2A101)

Tipo de actividad: Responsable de las actividades de diseño

Fecha: 2006-2009

---

Título: Evaluador de la Agencia Nacional de Evaluación y Prospectiva (ANEP)

Tipo de actividad: Evaluación de proyectos

Fecha: Desde 2006

---

Título: PLATFORM4G: Desarrollo de una Plataforma de Diseño de Sistemas Adaptables para Sistemas de Telecomunicación de Cuarta Generación.

Tipo de actividad: Responsable de las tareas de validación experimental de los circuitos diseñados en el proyecto.

Fecha: 2007-2010

---

Título: Jornadas de Seguimiento de Proyectos TEC

Tipo de actividad: Co-organización local de las jornadas de seguimiento

Fecha: Noviembre 2007

---

Título: Curso "Leakage Aware Design of Nanometric CMOS Circuits", patrocinado por el VI Programa Marco de la UE

Tipo de actividad: Organización del curso

Fecha: Noviembre 2007

---

Título: AD4G: Diseño en banda base y plataformas de diseño para sistemas de telecomunicación adaptativos 4G integrados en tecnologías CMOS nanométricas. Ref. TEC2007-67247-C02-01/MIC

Tipo de actividad: Investigador Principal

Fecha: 2007-2010

---

Título: ARAMIS – Adaptive RF and Mixed-signal Integrated Systems for 4G Wireless Telecom. Ref. TEC2007-67247-C02-00/MIC

Tipo de actividad: Investigador Principal y coordinación de Proyecto Coordinado entre IMSE (CSIC/Universidad de Sevilla) y la Universidad de Barcelona.

Fecha: 2007-2010

---

Título: Nanometer CMOS Data Converters for Multi-Standard Wireles Transceivers. Ref. 2005MX0006-J110.481/2006

Tipo de actividad: Investigador Principal

Fecha: 2008-2009

---

Título: Netherlands Organisation for Scientific Research (NWO)

Tipo de actividad: Evaluación de proyectos

Fecha: 2010.

---

Título: FENIX-SDR: Flexible Nanometer CMOS Analog Integrated Circuits for the Next Generation of Software-Defined-Radio Mobile Terminals (FENIX-SDR). Ref. TEC2010-14825/MIC

Tipo de actividad: Investigador Principal

Fecha: 2011-2013

---

Título: Grupo TIC-026 del Plan Andaluz de Investigación: Ingeniería de circuitos y sistemas micro/nano-métricos (MINCAS)

Tipo de actividad: Responsable del grupo de investigación

Fecha: Desde Septiembre de 2011 hasta la fecha.

---

Título: Unidad de Investigación “Ingeniería de circuitos y sistemas micro/nano-métricos”

Tipo de actividad: Responsable de la unidad de investigación del Instituto de Microelectrónica de Sevilla

Fecha: Desde Septiembre de 2011 hasta la fecha.

---

Título: Hercules Program for Medium-Sized Research Infrastructure (The Netherlands)

Tipo de actividad: Evaluación de proyectos

Fecha: 2011.

---

Título: QS World University Rankings Projects 2012 (Experts Survey)

Tipo de actividad: Participación como experto en encuestas para la evaluación de la calidad de proyectos de investigación llevados a cabo por universidades en todo el mundo

Fecha: 2012.

---



## OTROS MÉRITOS O ACLARACIONES QUE SE DESEE HACER CONSTAR

---

### PREMIOS Y RECONOCIMIENTOS

- IEEE Fellow desde enero de 2020.
- IEEE Distinguished Lecturer de la "IEEE Circuits and Systems Society" (2017-2018).
- Premio al mejor Editor Asociado de la revista IEEE Transactions on Circuits and Systems-I: Regular Papers en el período 2012-2013 ("Best Associate Editor for the IEEE Transactions on Circuits and Systems – I: Regular Papers 2012-2013").
- "Best Paper Award (First Runner-Up)", para el artículo titulado "Multirate Hybrid Continuous-Time/Discrete-Time Cascade 2-2 Sigma-Delta Modulator for Wideband Telecom", presentado en el congreso "IFIP/IEEE Int. Conference on Very Large Scale Integration", celebrado en Hong-Kong del 3 al 5 de Octubre de 2011.
- "Best Paper Award" para el artículo titulado "High-Level Design of a hybrid Sigma-Delta Modulator for UMTS/GSM/Bluetooth/WLAN Applications", presentado en el congreso "1st Workshop on Analog and Digital Electronic Design", celebrado en Guadalajara, Mexico en Octubre de 2011.
- "Best Student Paper Award (Third Runner-Up)", para el artículo titulado "Comb Structures for Sigma-Delta ADCs with High Even Decimation Factors", presentado en el congreso "IEEE Int. Midwest Symposium on Circuits and Systems", celebrado en College Station, Texas, USA del 3 al 6 de Agosto de 2014.
- "Best PhD-Forum Poster Award (Second Runner-Up)", para el póster titulado "Sigma-Delta ADCs for Software-Defined-Radio Applications", presentado en el congreso "IFIP/IEEE Int. Conference on Very Large Scale Integration", celebrado en Playa del Carmen, Mexico, del 6 al 8 de Octubre de 2014.
- Premio "SAN ALBERTO MAGNO" al mejor expediente académico de la promoción 1988-93 de la licenciatura de Física, especialidad Electrónica.
- Premio Fin de Carrera concedido por la Fundación Fondo de Cultura de Sevilla "FOCUS", 1993.

### OTROS MÉRITOS EN INVESTIGACIÓN, DOCENCIA Y GESTIÓN

- Reconocimiento de cuatro sexenios de investigación (tramos 1994-1999, 2000-2005, 2006-2011, 2012-2017), y un sexenio de transferencia de conocimiento e innovación por la Comisión Nacional Evaluadora de la Actividad Investigadora (CNEAI).
- Reconocimiento de cuatro quinquenios de docencia (tramos 1994-2001, 2001-2006, 2006-2011, 2011-2016) por la Universidad de Sevilla.
- Informes de seguimiento de los proyectos TEC2007-67247-C02-01 y TEC2010-14825 valorados como "Muy Satisfactorio".
- Secretario del Capítulo Español de la sociedad "IEEE Circuits and Systems Society" (2014-2015)
- Presidente del Capítulo Español de la sociedad "IEEE Circuits and Systems Society" (2016-2017)
- Miembro de la directiva de la Sección española de IEEE (2015-2016)
- "Membership Development Officer" de la Sección española de IEEE (2016-2017)
- Vicedirector del Instituto de Microelectrónica de Sevilla (IMSE-CNM), centro mixto CSIC, Universidad de Sevilla, desde febrero de 2018 hasta la fecha.
- Miembro del Instituto de Microelectrónica de Sevilla (IMSE-CNM), centro mixto CSIC, Univ. de Sevilla, desde 1992 hasta la fecha.
- Miembro nato del Claustro Científico del Instituto de Microelectrónica de Sevilla, IMSE-CNM (CSIC, Universidad de Sevilla).
- Miembro del Grupo de Diseño de Microcircuitos (TIC-0124) de la Universidad de Sevilla, Plan Andaluz de Investigación, Desarrollo e Innovación (PAIDI) de la Junta de Andalucía, desde enero de 1994 hasta diciembre de 2000.
- Miembro del Grupo de Microelectrónica Analógica y de Señal Mixta (TIC-179) de la Universidad de Sevilla, PAIDI, desde enero de 2001 hasta septiembre de 2011.
- Fundador e investigador responsable del Grupo "Ingeniería de Circuitos y Sistemas Micro/Nanométricos (TIC-026)" de la Universidad de Sevilla, PAIDI, desde septiembre de 2011 hasta la fecha.
- Secretario del Programa de Doctorado "Microelectrónica" de la Facultad de Física de la Universidad de Sevilla (2010-2012).
- Miembro de la Comisión Académica del Programa de Doctorado "Microelectrónica" de la Universidad de Sevilla (2010-2012).
- Miembro de la Comisión de Taller de la Facultad de Física de la Universidad de Sevilla (2010-2016).
- Miembro de la Comisión de Gestión del Máster Universitario en Microelectrónica: Diseño y Aplicaciones de Sistemas Micro/Nanométricos, impartido en la Universidad de Sevilla (desde 2008 hasta la fecha).
- Miembro de la Comisión de Calidad del Máster en Física Avanzada de la Universidad de Sevilla (2011-2013).
- Miembro de la Comisión de Docencia del Departamento de Electrónica y Electromagnetismo de la Universidad de Sevilla (desde 2011 hasta la fecha).
- Miembro de la Comisión de Garantía de Calidad del plan de estudios del Grado de Ingeniería de Materiales de la Universidad de Sevilla (desde 2011 hasta la fecha).
- Profesor coordinador de las asignaturas de cuarto curso del Grado de Ingeniería de Materiales de la Universidad de Sevilla (desde 2016 hasta la fecha).

- Miembro de la Junta de Gobierno de la Facultad de Física de la Universidad de Sevilla (desde 2013 hasta la fecha).
- Colaborador Honorario adscrito al Departamento de Electrónica y Electromagnetismo, Universidad de Sevilla (curso 1998/1999)
- Revisor de las siguientes revistas o congresos internacionales: IEEE Transactions on Circuits and Systems (I/II), IEEE Trans. on Very Large Scale Integration Systems (TVLSI), IEEE Journal of Solid-State Circuits, IET Circuits, Devices & Systems, IEEE Sensors Journal, Springer Analog Integrated Circuits and Signal Processing, Elsevier Microelectronics Journal, Elsevier Integration – The VLSI Journal, ETRI Journal, IET Electronics Letters, Design Automation and Test in Europe (DATE), Design of Circuits and Integrated Systems Conference (DCIS), European Conference on Circuit Theory and Design (ECCTD), International Symposium on Circuits and Systems (ISCAS), IEEE EDUCON 2012, IEEE TALE (2012, 2013).
- Pertenencia al consejo editorial de la revista IEEE Transactions on Circuits and Systems - I: Regular Papers, como Editor Asociado desde 2012 hasta 2015.
- Subeditor jefe ("Deputy Editor in Chief") de la revista IEEE Transactions on Circuits and Systems – II: Express Letters, desde enero de 2016 hasta 2019.
- Editor jefe de la revista IEEE Transactions on Circuits and Systems – II: Express Letters, desde enero de 2020 hasta la fecha.
- Editor invitado de la revista Springer Analog Integrated Circuits and Signal Processing en el número especial del congreso IEEE International Conference on Electronics, Circuits, and Systems (ICECS) de 2012.
- Editor invitado del número especial de la revista IEEE Transactions on Circuits and Systems – I: Regular Papers sobre el congreso IEEE Custom Integrated Circuits Conference (CICC) de 2013 y 2014.
- Editor invitado y organizador del número especial de la revista IEEE Journal on Emerging and Selected Topics in Circuits and Systems sobre "Next-Generation Delta-Sigma Converters" (diciembre 2015).
- Editor invitado de la revista Springer Analog Integrated Circuits and Signal Processing en el número especial del congreso IEEE Latin American Symposium on Circuits and Systems de 2015.
- Miembro del tribunal de una plaza de profesor titular en la Universidad Carlos III de Madrid (BOCAM 4/09/09 y BOE 7/09/09).
- Miembro del tribunal de la tesis doctoral titulada "Convertidores A/D  $\Sigma\Delta$  de Altas Prestaciones en Tecnologías CMOS Submicrométricas". Dpto. de Electrónica y Electromagnetismo, Universidad de Sevilla, 2004.
- Miembro del tribunal de la tesis doctoral titulada "Modelado y Diseño de Moduladores  $\Sigma\Delta$  de Corrientes en Conmutación". CINVESTAV, Unidad Guadalajara, Jalisco, México, 2005.
- Miembro del tribunal de la tesis doctoral titulada "Contribution to the Design of Continuous-Time Sigma-Delta Modulators Based on Time Delay Elements." Universidad Carlos III de Madrid. Marzo 2008.
- Miembro del tribunal de la tesis doctoral titulada "A Contribution to the Design and Implementation of CMOS RF and Mixed-Signal Front-Ends for the IEEE 802.15.4 Standard (ZigBee) in the 2.4GHz Band." Universidad de Sevilla, 2012.
- Presidente del tribunal de la tesis doctoral titulada "An All-Inversion-Region gm/ID Based Design Methodology for Radiofrequency Blocks in CMOS Nanometer Technologies." Universidad de Sevilla. Enero 2012.
- Miembro del tribunal de la tesis doctoral titulada "Digitally Enhanced Continuous-Time Sigma-Delta Analog-to-Digital Converters." KTH, Estocolmo. Junio 2012.
- Miembro del tribunal de la tesis doctoral titulada "High-Order Single-Block LC-Based Sigma-Delta Modulators." University of Pierre & Marie Curie, Paris. November 2012.
- Miembro del tribunal de la tesis doctoral titulada "Wide Bandwidth, Low Power Continuous-Time Delta-Sigma Modulators." University of Ulm, Ulm, Alemania. 18 de Marzo 2013.
- Oponente de la tesis doctoral titulada "Design of High-Speed Time-Interleaved Delta-Sigma D/A Converters." Linköping University, 25 de Septiembre de 2015.
- Miembro del tribunal de la tesis doctoral titulada "Low Power High Resolution Cmos Switched Capacitor Delta Sigma Analog To Digital Converters For Sensor Applications." Universitat Autònoma de Barcelona – CNM, 5 de Noviembre de 2015.
- Miembro del tribunal de la tesis doctoral titulada "Modeling and Hardware Accelerated Heuristic Optimization of Continuous-Time  $\Sigma\Delta$  Modulators." University of Ulm, Ulm, Alemania, 7 de diciembre 2015.
- Miembro del tribunal de la tesis doctoral titulada "Design of Sigma-Delta Modulators for Analog-to-Digital Conversion Intensively Using Passive Circuits." Universidade Nova de Lisboa, Lisboa, Portugal, 11 de mayo 2016.
- Miembro del tribunal de evaluación de los proyectos fin de carrera de la titulación de Ing. de Materiales, en el curso 2007/2008.
- Miembro de la comisión de contratación de ayudantes doctores del área de Electrónica y del Dpto. de Electrónica y Electromagnetismo de la Universidad de Sevilla.
- Tutor de la beca de Introducción a la Investigación del CSIC (BOE 10/09/04) de Dña. Esther Bravo Barquero en el IMSE-CNM.
- Tutor de la beca FPI (Convocatoria BOE 27/01/2008) de D. José Gerardo García Sánchez, en el IMSE-CNM.
- Tutor de la beca JAE-CSIC predoctoral (Convocatoria 2009) de D. Sohail Asghar, en el IMSE-CNM.
- Evaluador externo en una promoción a catedrático de universidad en la Universidad "Boise State University", Idaho, Estados Unidos en Septiembre de 2012.